

# PERTE

## Chip

# Microelectrónica y Semiconductores

MEMORIA TÉCNICA  
Mayo 2022



Financiado por  
la Unión Europea  
NextGenerationEU



GOBIERNO  
DE ESPAÑA

#PlanDeRecuperación

## Índice de contenidos

1. Relevancia del sector de los semiconductores .....	3
Características del sector .....	3
Descripción de la cadena de valor .....	4
Modelos de negocio .....	6
Contexto europeo .....	7
2. Activos estratégicos para el despliegue del PERTE .....	11
El RISC-V .....	11
La fotónica integrada .....	12
Los chips cuánticos .....	13
La Red de salas blancas de micro y nanofabricación .....	14
Los sectores tractores .....	14
3. Definición y estructura .....	16
3.1. Primer Eje - Refuerzo de la capacidad científica .....	19
Marco de referencia .....	19
Actuaciones .....	19
3.2. Segundo Eje - Estrategia de diseño .....	22
Marco de referencia .....	22
Actuaciones .....	22
3.3. Tercer Eje - Construcción de plantas de fabricación en España .....	25
Marco de referencia .....	25
Actuaciones .....	26
3.4. Cuarto Eje - Dinamización de la industria de fabricación TIC española .....	27
Marco de referencia .....	27
Actuaciones .....	28
4. Gobernanza del PERTE .....	31
Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores .....	31
Grupo de trabajo interministerial .....	32
Grupo de expertos .....	33
5. Instrumentos .....	34
6. Presupuesto y ejecución .....	36
6.1. Presupuesto desagregado .....	36
6.2. Distribución presupuestaria plurianual .....	37
7. Requisitos de la iniciativa .....	38
7.1. Requisitos del Plan de Recuperación, Transformación y Resiliencia .....	38
7.1.1. Contribución a la transición ecológica .....	38
7.1.2. Contribución a la transición digital .....	42
7.1.3. Contribución a la cohesión social y territorial (impacto sobre el territorio) .....	42
7.1.4. Contribución a la igualdad de género .....	43
7.1.5. Contribución a otros principios horizontales .....	43
7.2. Cumplimiento de los requisitos del RDL 36/2020 .....	43

# 1. Relevancia del sector de los semiconductores

## Características del sector

El sector de los semiconductores se puede definir como aquel conjunto de actividades industriales capaz de diseñar y fabricar los microprocesadores<sup>1</sup> y otros elementos electrónicos constitutivos de los diferentes productos y servicios tecnológicos que sostienen la economía digital de nuestra sociedad.

Los semiconductores están presentes en cualquier sector: desde los *smartphones*, ordenadores o tabletas que se utilizan cotidianamente; pasando por sectores industriales como la producción de automóviles o los equipos médicos; hasta las aplicaciones transversales como los sectores energéticos, las telecomunicaciones o los centros de datos que sustentan internet y sus plataformas digitales.

El semiconductor es, de esta manera, el input básico de todos los sectores tecnológicos y por tanto adquiere una importancia geoestratégica en un contexto de transformación digital de la economía.

Así, la escasez de semiconductores a escala mundial desencadenada, entre otros factores, por las discontinuidades de las cadenas de suministro globales originadas por la pandemia ha forzado el cierre de fábricas en una amplia gama de sectores, desde los automóviles hasta los dispositivos sanitarios<sup>2</sup>. En el sector del automóvil, por ejemplo, la producción disminuyó en un tercio en algunos Estados miembros en 2021, lo que puso aún más de manifiesto la dependencia de una de las industrias más importantes de la Unión Europea respecto de un número muy limitado de actores en un escenario geopolítico complejo<sup>3</sup>.



1. También chip, microchip, procesador, etc. Se utilizarán estos y otros términos análogos en el presente documento.  
2. 'Understanding the global chip shortages', J.P. Kleinhans & J. Hess, Stiftung Neue Verantwortung (2021).  
3. Comunicación "Una ley de chips para Europa". COM(2022) 45 final.

No obstante, para encuadrar las causas de esta problemática es preciso definir las características de la compleja cadena de suministro de este sector.

## Descripción de la cadena de valor

El sector de los semiconductores se caracteriza por ser un sector global, intensivo en capital y en I+D, con importantes barreras de entrada por el volumen de sus inversiones y por la sofisticación de su tecnología, con una oferta inelástica con estructuras de oligopolio que tensionan las cadenas de suministro globales en sectores como la automoción, las telecomunicaciones o la electrónica de consumo.

El proceso de manufactura de un semiconductor se puede separar en diseño y fabricación. Sobre esta estructura inicial, se distinguen una serie de roles diferenciados en una cadena de valor global, muy interdependiente y con alta concentración geográfica.

### Diseño

**El diseño determina la arquitectura, los componentes electrónicos y su disposición.**

Es la fase de mayor intensidad de I+D y de mayor valor añadido en la cual se define la propiedad intelectual (IP). También forman parte de esta fase las empresas de software de diseño (EDA *tools*). Estas empresas ejercen control sobre los derechos de propiedad intelectual de sus patentes y licencias que son utilizadas por la fabricación.

Entre los modelos de negocio de esta fase pueden encontrarse empresas exclusivamente dedicadas al diseño “puro”, pero también empresas que integran otras fases de la cadena de valor, como, por ejemplo, comercialización (en este caso hablaríamos de una “*fabless*”) o incluso integrar toda la cadena de valor (“*Integrated Device Manufacturer*” o IDM). En los siguientes párrafos se detallan estos modelos.

### Fabricación

**La fabricación se realiza por las denominadas *foundries*.** La fabricación comprende la propia fase de manufactura del chip a partir de las obleas de silicio a través de una serie de complejos procesos secuenciales con alto grado de automatización<sup>4</sup>. Esta etapa se conoce como *front-end*.

**Las *foundries*, localizadas mayoritariamente en Asia, constituyen el cuello de botella de la cadena de valor.** Están afectadas por múltiples factores, ya sean sanciones comerciales, discontinuidades de demanda (durante la pandemia) o incluso la indisponibilidad de recursos naturales o energéticos (sequías, apagones eléctricos, incendios, etc.).

Una de las formas de medir el nivel tecnológico de un semiconductor es mediante el tamaño de nodo. A menor tamaño de nodo, mayor densidad de transistores y por tanto mayores prestaciones en un tamaño más reducido.

4. Oxidación y recubrimiento, fotolitografía, ataque químico, dopado, deposición de metal, etc. Estas fases pueden repetirse varias veces para ir formando capas sucesivas.

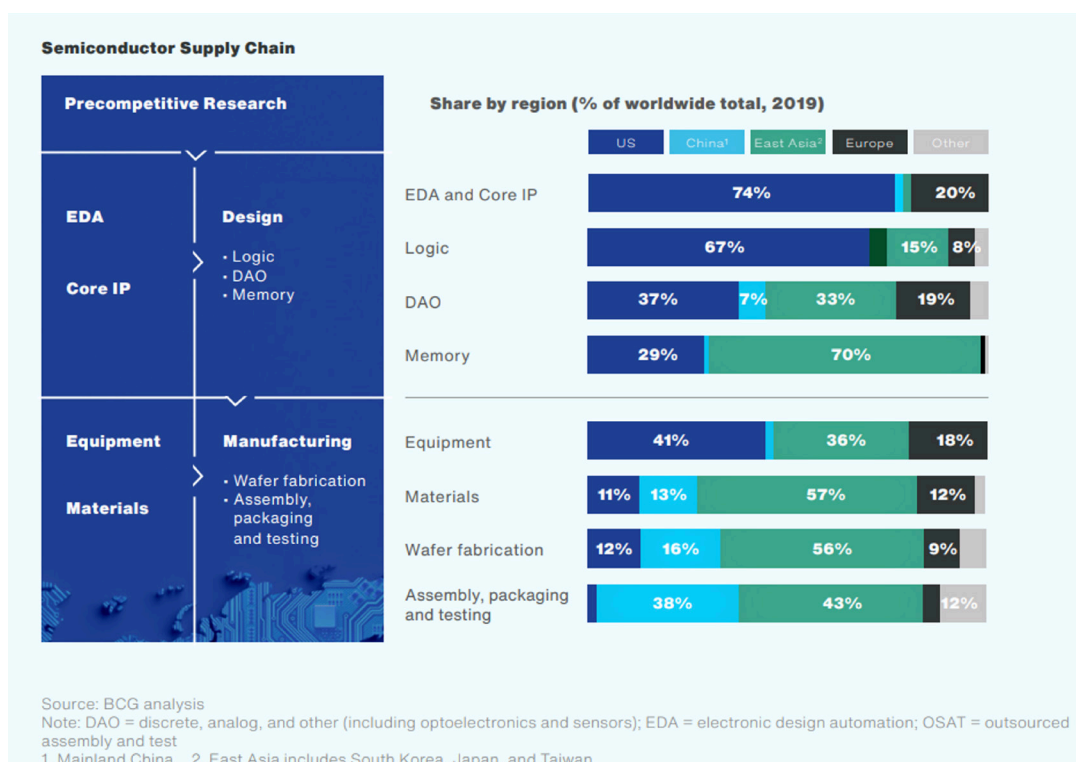
Actualmente, las *foundries* pueden fabricar hasta los 5 nm, pero están avanzando hacia la próxima generación de microchips, más allá de los 5 nm, para lo que necesitan un importante volumen de inversión<sup>5</sup>.

Dentro de la fase de fabricación, se encuentran los proveedores de suministros clave como los equipos de fabricación y los materiales ( obleas de silicio, químicos, gases industriales, etc.). En este campo existen segmentos y nichos específicos que juegan papeles determinantes en las fases de fabricación.

La última fase del proceso de fabricación, denominada *back-end*, comprende las etapas de encapsulado, ensamblado y testeado. En este paso las obleas se cortan en dados, se realizan las interconexiones en los circuitos impresos y se recubre en una envoltura protectora para protegerlo de agentes externos. También comprende las pruebas para comprobar que cada chip funciona correctamente.

La fase de *back end* tiende a desintegrarse verticalmente de la fabricación propia de la oblea de silicio, existiendo un conjunto de empresas especializadas dedicadas en exclusiva a estas actividades.

En el siguiente gráfico se puede ver el grado de la concentración geográfica de la cadena de valor:



“Strengthening the semiconductor supply chain in an uncertain era”, Boston Consulting and SIA (Semiconductor Industry Association)

5. Para dar una idea del orden de magnitud, la fábrica de chips de 3nm que Samsung ha anunciado que construirá en Texas costará 17.000 M\$. <https://www.electronicdesign.com/technologies/embedded-revolution/article/21182155/electronic-design-samsung-plans-to-build-17-billion-chip-plant-in-texas-by-2024>.

En términos generales, existe un liderazgo de Estados Unidos en la fase de diseño, salvo en el segmento de chips de memoria en el que lidera Asia.

La fase de fabricación ocurre fundamentalmente en Asia, con una alta concentración de *foundries* en Taiwán y Corea del sur, lo que genera el cuello de botella que tensiona la fabricación de los chips de vanguardia, aquellos por debajo de los 10 nm, que se utilizan en ordenadores, telecomunicaciones, centros de datos o electrónica de consumo.

En Europa existe cierta capacidad de producción local de chips de prestaciones medias (por encima de 22 nm) para cubrir las necesidades de parte de la industria de automoción o la instrumentación industrial.

## Modelos de negocio

Para finalizar la aproximación al sector es preciso introducir dos modelos de negocio habituales del sector:

### IDM (*Integrated Device Manufacturer*)

Los IDM integran las fases de diseño y fabricación y sus mayores representantes son Intel y Samsung. Al integrar las fases de diseño y fabricación un IDM se beneficia de una mayor coordinación de sus equipos y no necesita subcontratar la producción, lo que redundará en menores costes y menor dependencia de terceros. Además, es más flexible, ya que puede actuar como *foundry* para terceros o subcontratar su fabricación a otras *foundries* en picos de producción.

Sin embargo, un IDM tiene que destinar importantes recursos de I+D para mantener al día sus fábricas además de sostener un complejo sistema organizativo que puede incluir desde las fases de aprovisionamiento de materias primas hasta la comercialización.

Es por ello que, hoy en día, el modelo IDM tiende a la desintegración vertical y por tanto a la especialización en sus dos fases: por un lado, las *fabless* que realizan toda la fase de diseño y comercialización, pero subcontratan la fabricación especializada a las *foundries*.

### Fabless

Un fabricante de chips *fabless* comprende las fases de diseño y comercialización, pero también puede incluir las fases de testeo o encapsulado, lo que las diferencia de los diseñadores exclusivamente centrados en el desarrollo de Propiedad Intelectual (IP).

Prescindir de la fabricación y de la complicación logística, permite centrarse en la innovación del diseño del microchip, pudiendo, además, abarcar gamas de fabricación más amplias subcontratando a diferentes *foundries*. Esta estructura más ligera permite incluso que las pequeñas empresas o *startups* puedan competir en el mercado.

A cambio, dependen totalmente de las *foundries* externas, de su carga de trabajo, y de los contratos de exclusividad que hayan podido firmar otros clientes.

A partir de los años 90 surgen empresas directamente constituidas como *fabless*.

## Contexto europeo

Pese a las modestas cuotas de participación en la cadena de valor global, Europa tiene bastantes fortalezas en áreas específicas de la cadena de valor.

**En primer lugar, en el ámbito académico y científico Europa se encuentra bien posicionada a nivel mundial** con instituciones de referencia como el IMEC (Bélgica), el CEA/LETI (Francia) o Fraunhofer (Alemania)<sup>6</sup>.

**En el campo del diseño, existen empresas líderes especializadas en chips para la electrónica industrial o automoción.** Además, existe un creciente ecosistema de centros de investigación y pequeñas empresas especializadas en procesadores y aceleradoras avanzadas, para su uso en computación de alto rendimiento e Inteligencia Artificial.

**También, está bien posicionada globalmente en algunos suministros clave,** como la maquinaria, los químicos o materias primas, como los sustratos o gases. Uno de los casos más significativos es el de la empresa holandesa ASML, el único suministrador global de equipos de fotolitografía de alta precisión para fabricar los chips más avanzados por debajo de los 7 nm.

**Con todo, Europa cuenta tan solo con una cuota de fabricación aproximada del 10% sobre el total mundial.** Además, esta se produce únicamente en los nodos de tecnologías maduras (solo hay *foundries* por encima de 22 nm), utilizados en la industria de automoción, la automatización industrial o la industria aeroespacial, sectores tradicionalmente tructores de la industria europea.

**Por tanto, existe dependencia tanto de la capacidad de fabricación como de las empresas que diseñan los chips de vanguardia (en torno a los 5 nm)** que se utilizan en los sectores punteros como las telecomunicaciones, la electrónica de consumo o los centros de datos.

Esta tendencia decreciente es explicada, en parte, por los fenómenos de deslocalización progresiva de los sectores de electrónica de consumo, telefonía móvil y telecomunicaciones durante las pasadas décadas, no pudiéndose mantener el ritmo inversor ante la ausencia de sectores tecnológicos que sustenten la industria.

Pese a que existe una consolidada política comunitaria para revertir esta tendencia de cara a incrementar la soberanía digital y autonomía estratégica de la Unión, el punto de inflexión llega con la **Comunicación sobre la Década Digital**<sup>7</sup> en la cual se establece

6. [https://ec.europa.eu/commission/commissioners/2019-2024/breton/blog/how-european-chips-act-will-put-europe-back-tech-race\\_en](https://ec.europa.eu/commission/commissioners/2019-2024/breton/blog/how-european-chips-act-will-put-europe-back-tech-race_en)

7. <https://eur-lex.europa.eu/legal-content/ES/TXT/HTML/?uri=CELEX:52021DC0118&from=en>



el objetivo cuantitativo de lograr que la producción de semiconductores de vanguardia (de menos de 5nm y con el objetivo de 2 nm) sea del 20% de la producción mundial en el año 2030. Esto significa cuadruplicar la producción actual, teniendo en cuenta que la producción global se duplicará para satisfacer las demandas de la transformación digital.

Este objetivo se traslada a la Decisión por la que se establece el programa de política «Itinerario hacia la Década Digital» para 2030, principal instrumento de planificación, gobernanza y seguimiento de las políticas digitales de la UE que permitirá hacer una evaluación coordinada del objetivo del 20% de producción de semiconductores en 2030<sup>8</sup>.

**Pero el verdadero reto no es tanto de volumen sino de ser capaces de producir los semiconductores de vanguardia.** Como respuesta a esta carencia, la UE está desplegando una serie de instrumentos dinamizadores de la inversión, entre los cuales destaca una política europea específicamente diseñada para la electrónica y los semiconductores: la reciente propuesta de la **Ley Europea de Chips**, anunciada el 8 de febrero de 2022, para hacer frente a la escasez de semiconductores y reforzar el liderazgo tecnológico de Europa<sup>9</sup>.

La Ley Europea de Chips establece un marco dinamizador de la inversión que contribuya a cumplir el objetivo de producción del 20% mundial en 2030. Se distribuye en tres pilares:

- **Pilar I. Establecer un Programa de Chips para Europa**, con el fin de apoyar el desarrollo de capacidades a gran escala a través de la inversión en infraestructuras de investigación, desarrollo e innovación que permitan reforzar las capacidades de diseño avanzado, integración de sistemas y producción de chips de la UE.
- **Pilar II. Crear un marco para garantizar la seguridad del suministro** atrayendo inversiones y capacidades de producción mejoradas en la fabricación de semiconductores, así como en empaquetamiento, pruebas y ensamblaje avanzados a través de instalaciones de producción integradas y fundiciones.
- **Pilar III. Establecer un mecanismo de coordinación entre los Estados miembros y la Comisión** para fortalecer la colaboración con y entre los Estados miembros, monitorear el suministro de semiconductores, estimar la demanda, anticipar las situaciones de crisis y la escasez.

Si bien la Ley Europea de Chips constituirá el eje central de la política de semiconductores de la Unión, existen otra serie de programas comunitarios de impulso a la industria de la microelectrónica, como son:

8. <https://digital-strategy.ec.europa.eu/en/library/proposal-decision-establishing-2030-policy-programme-path-digital-decade>

9. [https://ec.europa.eu/commission/presscorner/detail/es/ip\\_22\\_729](https://ec.europa.eu/commission/presscorner/detail/es/ip_22_729)



- **Empresa Común Europea de Computación de Alto Rendimiento (EuroHPC JU )<sup>10</sup>.** Alianza entre la Comisión y los 27 Estados miembros (más algunos estados asociados) para promover la supercomputación en Europa con el objetivo específico de adquirir, construir y desplegar en Europa una red de supercomputadores de referencia a nivel mundial.
- **Iniciativa Europea de Procesadores (EPI)<sup>11</sup>.** Consorcio europeo fundado en 2018 para diseñar procesadores y aceleradores de alto rendimiento. Formado por 28 socios de 10 países, liderado por la francesa Bull SAS y con participación española del BSC-CNS (líder del pilar de aceleradores, basados en RISC-V) y Semidynamics. Los trabajos del EPI se dirigen al desarrollo de microprocesadores HPC de propósito general, aceleradoras, arquitectura o casos de uso para automoción. Recientemente ha salido un nuevo acuerdo de financiación (Specific Grant Agreement 2<sup>12</sup>) que busca continuar las líneas de trabajo de su predecesor.
- **Empresa Común para las Tecnologías Digitales Clave (KTD JU).** Es la principal empresa europea de fomento de Innovación en materia de semiconductores. La JU se financia por la Industria, por la Comisión y por los Estados miembros. Tiene su origen en la iniciativa *Electronic Components and Systems for European Leadership* (ECSEL), que, durante los 7 años de ejecución, financió 92 proyectos con un presupuesto total de 4.800 M€<sup>13</sup>. Para el periodo 2021-2027, se renombra como KTD JU y se aumenta la ambición del proyecto (7.200 M€) así como las temáticas, con mayor protagonismo de la fotónica y el software.

La Ley Europea de Chips renombrará la KTD JU como Chips JU, adquiriendo nuevas competencias y ambición de objetivos e incrementando su presupuesto hasta los 11.000 M€ para reforzar la investigación, el desarrollo y la innovación existentes; garantizar el uso de herramientas avanzadas de semiconductores, líneas piloto para la creación de prototipos, ensayos y experimentación de nuevos dispositivos para aplicaciones innovadoras en la vida real; formar trabajadores, y fomentar una comprensión profunda del ecosistema y la cadena de valor de los semiconductores.

- **La Alianza europea de procesadores y tecnologías de semiconductores<sup>14</sup>.** En julio de 2021 se constituye la Alianza de procesadores y tecnologías de semiconductores como foro industrial de referencia para identificar carencias de la cadena de valor de los semiconductores e impulsar su desarrollo, con especial foco en las actividades de diseño y de fabricación de semiconductores. La alianza

10. <https://eurohpc-ju.europa.eu/>

11. <https://www.european-processor-initiative.eu/project/consortium/>

12. <https://www.bsc.es/es/research-and-development/projects/epi-sga2-sga2-specific-grant-agreement-2-the-european-processor>

13. <https://www.kdt-ju.europa.eu/>

14. <https://digital-strategy.ec.europa.eu/en/policies/alliance-processors-and-semiconductor-technologies>

ejercerá labores de asesoramiento estratégico en política de semiconductores en la UE.

- **El IPCEI sobre Microelectrónica y las Tecnologías de la Comunicación (IPCEI ME-TC)**<sup>15</sup>. El IPCEI ME-TC es uno de los principales instrumentos de impulso a los semiconductores en la UE. Busca fortalecer la producción de semiconductores en Europa, abarcando a toda la cadena de valor de microchips, desde el diseño hasta fabricación y encapsulado, de manera que se reduzca la dependencia de terceros países, se garantice la sostenibilidad a largo plazo del sector y se cubran las necesidades críticas del mercado europeo. El IPCEI ME-TC ha sido prenotificado a la Comisión con 11 candidaturas españolas. Actualmente se encuentra en fase de evaluación por la Comisión a la espera de la decisión final de aprobación.
- **IPCEI microelectrónica (IPCEI previo)**<sup>16</sup>. Por otra parte, cabe mencionar la existencia de un IPCEI previo sobre microelectrónica, aprobado en diciembre de 2018. El objetivo de este primer IPCEI es permitir la investigación y el desarrollo de tecnologías y componentes innovadores (por ejemplo, chips, circuitos integrados y sensores) que puedan integrarse en un gran conjunto de aplicaciones posteriores. Los países que participaron en el primer IPCEI fueron Francia, Alemania, Italia, Austria y Reino Unido.

15. Los Proyectos Importantes de Interés Común Europeo son instrumentos de ayuda de estado que requieren la participación de varios Estados miembros para lograr efectos transformadores, transfronterizos y de alto impacto de las cadenas de valor industriales

16. <https://www.ipcei-me.eu/what-is/>

## 2. Activos estratégicos para el despliegue del PERTE

Analizado el escenario global de la compleja cadena de valor del sector de semiconductores y la situación específica de la industria europea, se hace necesario desplegar un instrumento de impulso al ecosistema de semiconductores español que dé un paso decidido hacia la transformación que requiere el sector.

**En este contexto, el Gobierno de España pone en marcha este Proyecto Estratégico para la Recuperación y Transformación Económica de Microelectrónica y semiconductores (PERTE Chip), con un presupuesto de 12.250 millones de euros con el objetivo de reforzar la cadena de valor de la industria de microelectrónica y semiconductores española, desde una perspectiva integral, abarcando todas las fases involucradas en la concepción, diseño y fabricación de los chips.**

El PERTE surge de la necesidad de incrementar la capacidad de producción de microchips en la Unión Europea y se alinea de un modo lógico con el resto de políticas comunitarias, en particular con la Ley Europea de Chips, al encontrar en nuestro país características sectoriales comunes con el resto de Estados miembros.

No obstante, dentro de la diversidad de ámbitos de actuación de la Ley Europea de Chips, este PERTE apuesta por potenciar aquellos activos estratégicos en los que España está mejor posicionada a nivel global de cara a producir un mayor efecto dinamizador en el sector, pero también desplegando medidas transversales que mantengan el pulso innovador en el conjunto de la cadena de valor.

De esta manera, se describen una serie de activos estratégicos que ocupan una posición destacada dentro del diverso sector de microelectrónica y semiconductores español.

### EL RISC-V

En primer lugar, es preciso destacar la importancia de los procesadores con conjuntos de instrucciones reducidos, en particular el RISC-V, que ha supuesto un cambio de paradigma frente a las arquitecturas tradicionales. Esta arquitectura de conjunto de instrucciones de estándar abierto, que define procesadores y aceleradores, permite a cualquiera diseñar dispositivos para un ecosistema de software compatible. El RISC-V se está convirtiendo en un fenómeno global que desbloquea el ecosistema de hardware patentado diseñado fuera de Europa<sup>17</sup>. RISC-V abre la puerta para que Europa y el mundo diseñen y construyan tecnología de microprocesadores autóctona dirigida a un ecosistema de software común.

17. La arquitectura x86 hace referencia al conjunto de instrucciones (ISA) desarrollado por Intel o AMD en referencia a su primer antecedente, el Intel 8086, desarrollado a finales de los 70. Este tipo de arquitecturas se utilizan tradicionalmente en PCs y ofrecen un rendimiento elevado, en contraposición a las arquitecturas RISC, más ligeras y de menor consumo energético por estar destinadas al mercado de *smartphones* y cuyo referente es la empresa ARM. Ambos modelos de ISA, predominantes en el mercado se distribuyen bajo licencia.

Una prueba del éxito de esta arquitectura es el interés que despiertan las *startups* de referencia en el sector por parte de empresas propietarias de arquitecturas tradicionales.

Los planteamientos geopolíticos a alto nivel que se están haciendo en la UE no serían posibles sin la revolución que está provocando RISC-V. De hecho, el RISC-V ocupa un lugar preeminente dentro del Pilar I *Chips for Europe* de la Ley Europea de Chips.

**De esta manera, se destaca la figura del Barcelona Supercomputing Center – Centro Nacional de Supercomputación (BSC-CNS)**, líder de la supercomputación en España y un centro de referencia internacional en este campo. Además, es un referente global en el desarrollo del RISC-V, siendo una de las primeras instituciones en promover esta arquitectura en la UE, como hizo hace décadas con los primeros pasos de la arquitectura ARM<sup>18</sup>. EL BSC es uno de los activos centrales del sector de la computación de nuestro país, con un equipo de más de 800 personas<sup>19</sup>.

## La fotónica integrada

La fotónica integrada<sup>20</sup> es un sector en crecimiento, con una tecnología relativamente nueva, de alto valor añadido, en el que Europa mantiene una posición destacable a nivel global ocupando la segunda posición tras Norteamérica, con una cuota del 21%<sup>21</sup>.

Una de las ventajas competitivas de la fotónica es su capacidad de integrarse de manera conjunta junto con chips electrónicos, de manera que se aumenten sus prestaciones y versatilidad. De hecho, esta característica hace que se trate de una tecnología muy transversal que no solo se utiliza para interconexión de cables de telecomunicaciones y centros de datos, sino que poco a poco extiende sus aplicaciones a sectores punteros como la sanidad, la computación o el 5G, por su capacidad de integrar elementos como sensores o actuadores necesarios en el desarrollo de, por ejemplo, aplicaciones de IoT o de conducción autónoma.

Por todo lo anterior, la fotónica integrada se perfila como un área tecnológica de medio-largo plazo que puede servir de puente entre las tecnologías actuales y las futuras tecnologías cuánticas.

España cuenta con una cadena de valor completa y bien establecida que abarca todos los eslabones de la cadena de valor: desde centros de I+D+i, pasando por diseño, fabricación, encapsulado, ensamblado y equipos de pruebas. Además, existe una variedad de perfiles de empresas consumidoras finales de los diferentes equipos y elementos fotónicos.

18. Europa tuvo un campeón europeo, la empresa inglesa ARM, que es el proveedor principal de procesadores de bajo consumo para *Smartphones* y para electrónica de bajo consumo en general, en el campo del IoT u ordenadores portátiles. ARM fue comprada por la japonesa Softbank en 2016, perdiendo su carácter europeo. Posteriormente, la norteamericana NVIDIA ha intentado su adquisición, pero en febrero de 2022 se descarta el acuerdo de compra en parte por las dificultades debidas a las regulaciones de competencia. ARM es una empresa proveedora de IPs sin capacidad de fabricación.

19. <https://bsc.es/>

20. La fotónica integrada es el conjunto de actividades que utiliza la tecnología y las aplicaciones fotónicas orientadas al diseño y fabricación de microchips.

21. *Mordor Intelligence*. Datos 2017.

España está muy bien posicionada a nivel mundial con el grupo de fotónica de Instituto de Telecomunicaciones y Aplicaciones Multimedia (ITEAM) de la Universidad Politécnica de Valencia, la Universidad de Vigo, la infraestructura de prototipado del Instituto de Sistemas Optoelectrónicos y Microtecnología (ISOM) en la Universidad Politécnica de Madrid, así como otros centros de referencia, además de un importante grupo de *spinoffs* creadas alrededor del sistema universitario.

En el marco europeo, la fotónica integrada cuenta con un papel reservado dentro de las actividades de la Iniciativa Chips para Europa de la Ley Europea de Chips.

## Los chips cuánticos

La computación cuántica es aquella rama de la informática que, utilizando los principios de la mecánica cuántica, permite realizar una multitud de operaciones simultáneas e incrementar el rendimiento de procesamiento y seguridad de la información, superando las fronteras de la computación clásica. La unidad mínima de información se denomina qubit (en contraposición del bit, de la computación clásica) y los ordenadores cuánticos que los utilizan pueden generar estos qubits de diferentes formas y con diferentes tecnologías.

Actualmente, los centros mundiales de computación cuántica se encuentran en Estados Unidos y en Europa, donde existen iniciativas como Quantum Flagship<sup>22</sup> para avanzar en el desarrollo de aplicación y simulación cuántica.

**De manera relacionada con las iniciativas europeas, el Gobierno de España aprobó en diciembre de 2021 el plan Quantum Spain**, con el objetivo de impulsar la computación cuántica en España y reforzar el sistema de computación español mediante una serie de actuaciones estructuradas en los siguientes ejes:

- Algoritmia cuántica
- Creación de un ordenador cuántico de producción basado en corrientes superconductoras
- Dotación de ordenadores clásicos de simulación
- Talento

Una parte fundamental de este plan consiste en la construcción de chips cuánticos con capacidades crecientes en el tiempo, llegando a los 20 qbits operativos, haciéndolo, además, accesible en la nube, para todo el sistema educativo y empresarial español.

**España posee un nutrido grupo investigador en tecnologías de computación cuántica como el Instituto de Ciencias Fotónicas (ICFO), el CSIC, el BSC-CNS o la Universidad Politécnica de Madrid**, que son pioneros en la creación de dispositivos de comunicación cuántica en fibra y espacio abierto, y su integración en redes comerciales o el IFAE que lidera proyectos europeos de creación de optimizadores cuánticos.

22. <https://qt.eu/>

## La Red de salas blancas de micro y nanofabricación

España también cuenta con una Infraestructura Científica y Técnica Singular (ICTS) específica de microelectrónica constituida por la Red de salas blancas de micro y nanofabricación (MICRONANOFABS). El nodo principal de MICRONANOFABS es el Instituto de Microelectrónica de Barcelona-Centro Nacional de Microelectrónica (IMB-CNM, del CSIC), que a través de su Sala Blanca, que cuenta con personal propio que desarrolla diferentes proyectos de I+D, además de poner a disposición de la comunidad científica o empresarial su capacidad de prototipado y fabricación de pequeñas series orientada a dispositivos y sistemas electrónicos, principalmente en el ámbito *More than Moore*<sup>23</sup>.

La Sala Blanca cuenta con diferentes campos de trabajo, como la fotónica integrada, los semiconductores de *gap* ancho (para aplicaciones de potencia y ambientes hostiles), los micro y nanoelectrodos (para sensores químicos), tecnología de grafeno (biomedicina) o el micromecanizado de silicio (para aplicaciones MEMS<sup>24</sup>).

De esta manera, ha contribuido a desarrollar varios proyectos internacionales, incorporando tecnología propia para el CERN<sup>25</sup>, así como diferentes constelaciones satelitales y misiones espaciales.

La Sala Blanca también ofrece capacitación y formación práctica en el campo de la micro y nanoelectrónica.<sup>26</sup>

## Los sectores tractoros

Una vez identificadas las fortalezas del sector, desde el punto de vista de la oferta, se destacan los sectores estratégicos que impulsan la demanda de semiconductores, al ser consumidores naturales de este tipo de componentes.

**En primer lugar, se cita el sector de la automoción, donde España ocupa la segunda posición europea en fabricación de vehículos, primera en el caso de vehículos industriales, y octava posición en el mercado mundial.** La industria de fabricación de vehículos cuenta con el respaldo de una importante y competitiva industria de proveedores de componentes de automoción que ocupa la cuarta plaza europea. Es en el sector de los componentes de automoción donde se genera el 75% del valor añadido del coche<sup>27</sup>. No es casualidad que en un subsector tan dinámico, automatizado, exportador y con implantación territorial en todo el país, existan empresas punteras en diseño de

23. La Ley de Moore, basada en predicciones empíricas, establece que aproximadamente cada dos años el número de transistores de un microprocesador se duplica entre sucesivas generaciones de chips.

24. Sistemas Micro Electro Mecánicos, utilizados en nanotecnología.

25. Organización Europea para la Investigación Nuclear.

26. Algunos de los éxitos de la Sala Blanca son, entre otros: sensores de radiación desplegados en el CERN, dispositivos para aplicaciones espaciales desplegados en la constelación de satélites OneWeb y las misiones espaciales Solar Orbiter, Bepi-Colombo y la futura Juice, así como dispositivos de medida de pH incluidos productos médicos de venta en farmacias.

27. <https://www.sernauto.es/blog/sector-componentes-de-automocion-en-2021/>

subsistemas electrónicos para automoción, incluso ocupando posiciones de liderazgo mundial en determinados segmentos, como así apunta la Comisión Europea<sup>28</sup>.

No olvidando, por otra parte, que el avance de la conducción autónoma y los vehículos eléctricos aumentará las necesidades de sensorización y conectividad 5G haciendo que la electrónica del coche suponga una parte cada vez más significativa de su valor añadido.

**En lo relativo a la automatización de procesos industriales, España es el tercer productor y exportador de Máquinas-herramienta de la Unión Europea y el noveno del mundo<sup>29</sup>**, un sector con una propensión exportadora media del 80% con exportaciones a todo el mundo y con una alta intensidad de I+D, con un alto consumo de dispositivos electrónicos para abastecer las necesidades de robotización de sus mercados fundamentales: la automoción, los bienes de equipo o la industria aeronáutica y aeroespacial.

Todo ello sumado al importante efecto arrastre de otros sectores tecnológicos como las telecomunicaciones, la industria aeroespacial, el material de defensa, el transporte ferroviario o la construcción de infraestructuras.



28. Vice-Presidenta Vestager. "Spain is a European global champion when it comes to the design, development and manufacturing of electronic components for cars' passive keyless entry, with more than 60% of the global market share". [https://ec.europa.eu/commission/presscorner/detail/en/SPEECH\\_22\\_888](https://ec.europa.eu/commission/presscorner/detail/en/SPEECH_22_888)

29. <https://www.afm.es/es/quienes-somos/sector-maquina-herramienta>



### 3. Definición y estructura

Con base en lo planteado anteriormente, el PERTE Chip se configura como una iniciativa estratégica que pretende desarrollar las capacidades de diseño y producción de la industria de microelectrónica y semiconductores de nuestro país de manera que se genere un importante efecto multiplicador no solo en los sectores tecnológicos, sino en el conjunto de la economía española.

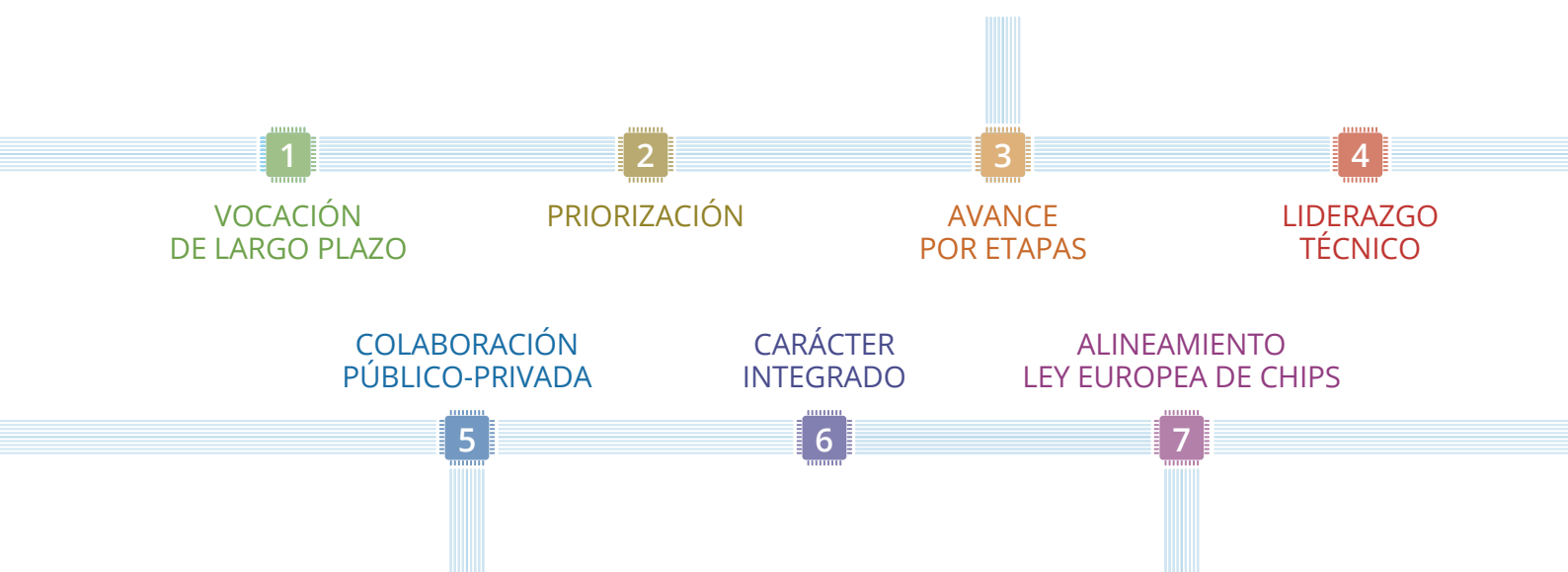


El marco favorable a la inversión en tecnologías innovadoras que ofrecerá la Ley Europea de Chips supone una oportunidad única en un contexto geopolítico convulso en el que los modelos tradicionales de producción deslocalizada no siempre ofrecen una ventaja comparativa frente a los principios de soberanía estratégica de la Unión.

**El proyecto tiene una aproximación basada en siete principios presentes a lo largo de todas sus actuaciones:**

1. **Vocación de largo plazo.** Este PERTE contempla una serie de actuaciones en un sector técnicamente complejo, global y con plazos de ejecución muy dilatados. Es necesario que tanto el apoyo público como las iniciativas privadas se conciben con una vocación de permanencia para mantener el pulso innovador de toda la cadena de valor.
2. **Priorización.** Un sector tan intensivo en capital y en conocimiento requiere de inversiones muy elevadas que aseguren un mínimo impacto en una cadena de valor global y altamente competitiva. La dispersión temática pone en riesgo el éxito de las actuaciones.
3. **Avance por etapas.** El elevado riesgo tecnológico y el volumen de las inversiones hace imprescindible implementar una planificación que permita un avance certero y coordinado a lo largo de cada una de las fases, tanto técnicas como financieras.

4. **Liderazgo técnico.** El sector de los semiconductores es una de las industrias de mayor complejidad tecnológica que existen. Por ello es preciso que el PERTE se lidere desde una perspectiva técnica que prepondere sobre decisiones de otra índole.
5. **Colaboración público-privada.** El PERTE desplegará los mecanismos de colaboración necesarios para impulsar inversiones públicas y privadas orientadas a objetivos comunes, manteniendo una acción coordinada de las administraciones públicas, la industria, las universidades y los centros de investigación.
6. **Carácter Integrado.** El proyecto se presenta como una iniciativa integrada que abarca toda la cadena de valor de la industria de semiconductores y que se complementa con otros PERTES aprobados por el Gobierno, en particular aquellos de mayor contenido tecnológico y transversal<sup>30</sup>.
7. **Alineamiento con la Ley Europea de Chips.** El PERTE se alinea con la Ley Europea de Chips y contribuye a sus objetivos de manera directa, generando sinergias y complementando otras iniciativas desarrolladas por otros Estados miembros y otras instituciones de la Unión.



De esta manera, inspirado en los principios referidos y para dar cumplimiento al objetivo principal, el PERTE Chip se articulará mediante una serie de actuaciones concretas distribuidas en torno a cuatro ejes que abarcan diferentes ámbitos de la cadena de valor.

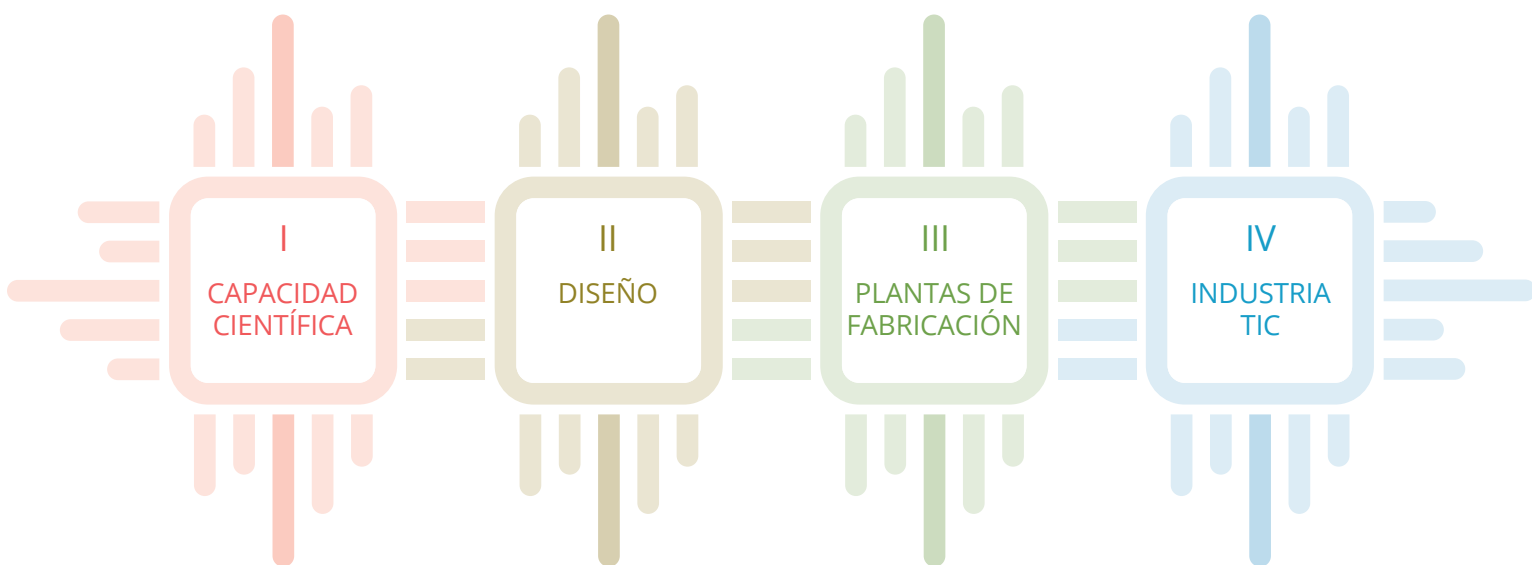
- **PRIMER EJE - REFUERZO DE LA CAPACIDAD CIENTÍFICA.** Con vocación a largo plazo, este eje está orientado al refuerzo de las capacidades de I+D+i con foco en los microprocesadores de vanguardia y de arquitecturas alternativas, la fotónica integrada y los chips cuánticos, así como a dar continuidad al IPCEI ME-TC.

30. Como por ejemplo el PERTE de Energías Renovables, Hidrógeno Renovable y Almacenamiento (PERTE ERHA), el PERTE para el desarrollo del vehículo eléctrico y conectado (PERTE VEC) o el PERTE de Digitalización del Ciclo del Agua.

- **SEGUNDO EJE - ESTRATEGIA DE DISEÑO.** El segundo eje, orientado al medio plazo, tiene por objeto reforzar el ecosistema de diseño español mediante la constitución de *fabless* de microchips de vanguardia y de arquitecturas alternativas, el desarrollo de pilotos de pruebas y la creación de una red de educación, formación y capacitación que refuerce el capital humano del sector.
- **TERCER EJE - CONSTRUCCIÓN DE PLANTAS DE FABRICACIÓN EN ESPAÑA.** Este eje está centrado en incrementar las capacidades de producción industriales, mediante la construcción de *foundries* de tecnologías de vanguardia (nodos de 5 nm o inferiores) y de *foundries* de tecnologías de gama media (por encima de 5 nm), pudiendo enmarcarse en el seno de la Ley Europea de Chips.
- **CUARTO EJE - DINAMIZACIÓN DE LA INDUSTRIA DE FABRICACIÓN TIC ESPAÑOLA.** Este eje tiene por objetivo realizar un diagnóstico detallado de la realidad de la industria de semiconductores para, así, desplegar incentivos para la creación de industria manufacturera de productos TIC que ejerza de fuerza tractora o lanzar esquemas de apoyo público al ecosistema emprendedor de semiconductores.

Al tratarse de actuaciones con un alto grado de innovación, en el desarrollo de las mismas se aplicarán criterios de flexibilidad que permitan orientar esas actuaciones conforme avanza el proyecto, dentro de los márgenes razonables de incertidumbre tecnológica.

Para asegurar la coordinación, efectividad y coherencia de las medidas se crea un sistema de gobernanza liderado por el Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores.



## 3.1. PRIMER EJE REFUERZO DE LA CAPACIDAD CIENTÍFICA

### Marco de referencia

Este eje tiene por objetivo fortalecer la I+D+i en el área de los semiconductores de manera que se continúe con el apoyo público al Sistema Español de Ciencia, Tecnología e Innovación en áreas estratégicas que permitirán definir las características de la nueva generación de microprocesadores.

Actualmente, existen esquemas de apoyo público a la I+D+i en el sector de los semiconductores tanto a nivel nacional como a nivel UE. Tal es el caso la *EuroHPC JU*, la *EPI*, la *KDT JU* (futura *Chips JU*), así como las distintas actuaciones financiadas bajo los programas Horizonte Europea o Europa Digital.

**No obstante, es preciso focalizar los esfuerzos en aquellas tecnologías de mayor potencial para España.** De este modo, el IPCEI sobre Microelectrónica y las Tecnologías de la Comunicación, a través de sus dos Manifestaciones de Interés, ha permitido identificar áreas tecnológicas de vanguardia donde España está bien posicionada, como el diseño de arquitecturas alternativas, como el RISC-V, o el campo de la fotónica integrada, y para las que existe una primera dotación económica a la espera de la aprobación final por la Comisión Europea. No obstante, de cara a asegurar el sostenimiento y el efecto tractor de este proyecto europeo, se hace necesario habilitar una línea de financiación adicional.

Las actuaciones derivadas de este eje estarán necesariamente alineadas con los programas de la *Chips Joint Undertaking* y el Pilar I de la Ley Europea de Chips. Por consiguiente, se procurará que también contribuyan a los diferentes programas europeos.

En el ámbito de la computación cuántica, es preciso desarrollar una senda continuista con la iniciativa Quantum Spain para llevar estas actuaciones al siguiente nivel.

Para ello es necesario, en primer lugar, dar solución a los problemas de optimización de computación cuántica para poder dar respuesta a problemas científicos inaccesibles mediante la computación clásica y, en segundo lugar, acompañarlo del necesario desarrollo de hardware y software innovador.

### Actuaciones

#### Actuación 1. Desarrollo de I+D+i sobre microprocesadores de vanguardia y de arquitecturas alternativas

El objetivo de esta actuación es potenciar la I+D+i en torno al diseño de microprocesadores de vanguardia y de arquitecturas alternativas, como, por ejemplo, el RISC-V de manera que se avance en futuras generaciones de chips.

El alcance de la actuación deberá cubrir, entre otros, aceleradoras, que incrementen el rendimiento de computación, pero también procesadores de propósito general, con el objetivo de que tengan un bajo consumo energético y un alto grado de integración para así lograr un mayor uso en aplicaciones transversales como en el segmento de automoción, IoT o dispositivos portátiles.

**La actuación contará con un presupuesto estimado de 475 millones de euros para el periodo 2022-2027.**

El instrumento de financiación elegido identificará aquellas líneas de trabajo de mayor potencial, pudiendo partir de los logros del IPCEI de microelectrónica y apoyándose en la capacidad de los grupos de investigación españoles en el área.

### **Actuación 2. Desarrollo de I+D+i en fotónica integrada**

**El objetivo de esta actuación es acelerar la investigación, desarrollo e innovación en el área de la fotónica integrada**, apoyándose en las empresas, centros de investigación y universidades de referencia en este campo.

El ámbito de aplicación de las actuaciones deberá abarcar aquellas áreas científicas de la fotónica que guarden una relación directa con la industria de semiconductores y la fabricación de microprocesadores, con aplicaciones en sectores específicos o transversales, como las telecomunicaciones.

Es preciso que se diferencien las áreas de I+D+i, destinadas a concebir las próximas generaciones de chips fotónicos, de las incipientes capacidades de diseño o de fabricación que ya existen en España y Europa y que podrán tener encaje dentro de otros ejes del PERTE.

**La actuación contará con un presupuesto estimado de 150 millones de euros para el periodo 2022-2027.**

El instrumento de financiación elegido identificará aquellas líneas de trabajo de mayor potencial, pudiendo partir de los logros del IPCEI de microelectrónica y apoyándose en la capacidad de los grupos de investigación españoles en el área.

### **Actuación 3. Desarrollo de I+D+i en desarrollo de chips cuánticos**

**El objetivo de esta actuación es acelerar la investigación, desarrollo e innovación en el área de los chips cuánticos**, de manera que se consiga avanzar en la siguiente generación de chips cuánticos de la mano de las empresas, centros de investigación y universidades de referencia en este campo.

El ámbito de aplicación de esta medida abarcará aquellas actividades innovadoras que permitan:

- El desarrollo de *"annealers"* u optimizadores cuánticos, así como simuladores cuánticos programables.

- El desarrollo del hardware y software de computación cuántica para optimizar las diferentes tecnologías usadas en las Plataformas de computación y simulación cuánticas, de modo que se obtengan circuitos más escalables, con tiempos de coherencia más largos y con una gran densidad de qubits.

**La actuación contará con un presupuesto estimado de 40 millones de euros para el periodo 2022-2027.**

El instrumento de financiación elegido identificará aquellas líneas de trabajo de mayor potencial y alineamiento con los intereses del PERTE.

#### **Actuación 4. Línea de financiación al IPCEI de Microelectrónica y Tecnologías de la Comunicación (IPCEI ME-TC)**

**El objetivo de esta medida es habilitar una línea de financiación para el IPCEI ME-TC para asegurar de manera sostenida su efecto tractor sobre la industria de microelectrónica nacional y las externalidades positivas generadas en el resto de Estados miembros participantes.**

De este modo, este PERTE Chip dispondrá, por un lado, de la dotación presupuestaria prevista en los Componentes C12.I2 y C15.I5 del Plan de Recuperación, Transformación y Resiliencia, y de otra línea adicional de manera que pueda financiarse la actividad innovadora de las empresas participantes.

El instrumento de gestión elegido establecerá los términos de financiación de las empresas participantes que han sido prenotificadas, estando sujeto a la decisión final de aprobación por parte de la Comisión Europea. A este respecto, en función del grado de variabilidad de este proceso de notificación de ayuda de estado, se podrán considerar, adicionalmente, otras actividades y proyectos susceptibles de ser financiados que estén en línea con los objetivos de este PERTE y disponiendo, en su caso, los procedimientos de concurrencia oportunos.

Tal y como se ha mencionado, esta actuación contribuye al cumplimiento de los diferentes hitos y objetivos establecidos en el Componente 12 Política Industrial España 2030, en particular, en la inversión C12.I2 (125 millones de euros), así como a los establecidos en el Componente 15 Conectividad digital, impulso a la ciberseguridad y despliegue del 5G, en concreto en la inversión C15.I5 (150 millones de euros).

Adicionalmente, la actuación contará con un presupuesto de 225 millones de euros para el periodo 2022-2027 que **aseguran una dotación total de 500 millones de euros para la participación española en el IPCEI de microelectrónica.**

## 3.2. SEGUNDO EJE ESTRATEGIA DE DISEÑO

### Marco de referencia

España cuenta con un significativo tejido de I+D+i y capacidad científica de excelencia en diseño de semiconductores, donde despuntan, áreas tecnológicas como la fotónica integrada o el diseño de arquitecturas RISC-V.

No obstante, el conjunto de empresas de diseño españolas no dispone aún de la suficiente masa crítica para ser competitivo a nivel nacional o europeo, muchas veces limitado por la falta de conocimiento, personal, o por la imposibilidad de probar los diseños en entornos de fabricación avanzados.

**Por ello, es necesario potenciar la capacidad industrial española en diseño de microprocesadores, mediante el refuerzo de las capacidades científicas, competencias y colaboración de las empresas y centros de investigación españoles, de modo que se genere un entorno favorable al desarrollo de iniciativas innovadoras.**

**Es también necesario canalizar este dinamismo hacia sectores más transversales, con más viabilidad inmediata de mercado.** Hecho que solo es posible mediante la existencia de *fabless* con una masa crítica suficiente que ejerzan una fuerza tractora sobre el conjunto del ecosistema de diseño.

En paralelo, de cara a acelerar los tiempos entre las sucesivas generaciones de microprocesadores, es fundamental contar con una infraestructura de pilotos adaptada a las necesidades de mercado y de los grupos de investigación.

Por último, dada la complejidad técnica y envergadura del sector, es fundamental abordarlo desde una perspectiva global, buscando colaboración con otros socios europeos y alineándose con los diferentes programas de la Unión Europea, en particular la iniciativa Chips para Europa de la Ley Europea de Chips.

### Actuaciones

#### Actuación 5. Creación de empresas *fabless* de diseño de microprocesadores de vanguardia y de arquitecturas alternativas

**Esta actuación tiene el objetivo de constituir empresas *fabless* con una escala tal que sean capaz de diseñar microprocesadores de vanguardia o que utilicen arquitecturas alternativas, como, por ejemplo, RISC-V con viabilidad de mercado.**

La iniciativa no ha de centrarse únicamente en nutrir las capacidades HPC europeas para cubrir las demandas de Inteligencia Artificial o *Machine Learning*, sino que puede y debe extender su campo de actuación a otros sectores más transversales de la industria, como el IoT, la automoción (5G), o el *edge computing*, entre otros.



Como primera fase, se elaborará un estudio de viabilidad que determine la posibilidad de desarrollo del proyecto en el cual se analizarán, entre otros, los siguientes aspectos:

- Identificación de los agentes empresariales y científicos que reúnan la masa crítica, la experiencia y los medios necesarios para impulsar la iniciativa.
- Tipo de microchips que se podrían diseñar (aceleradora, procesador de propósito general, tamaño de nodo, una o varias gamas de fabricación, etc.).
- Número y perfiles de profesionales necesarios
- Identificar empresas y sectores en los que se utilizarían los diseños
- Determinar si sería viable, además de la fables (diseño y comercialización), incorporar alguna de las fases de fabricación
- Análisis de riesgos, identificando, entre otras posibles, limitaciones técnicas, financieras o de personal.
- Encaje con el marco de la Ley Europea de Chips de la UE.

En una segunda fase, pudiendo servirse de los resultados obtenidos en el estudio de viabilidad, se recabará el interés de los actores interesados que aportarán un plan de negocio con alto grado de detalle técnico y económico, buscando una viabilidad de mercado en el medio plazo.

Una vez analizadas las propuestas que tengan un mayor encaje con los intereses del PERTE, se elegirá el instrumento de financiación más apropiado, compatible con la normativa de ayudas de estado de la Unión Europea.

A título indicativo, dados los largos plazos de construcción de las *foundries*, los diseños más maduros deberían poder comercializarse para 2025, de cara a que puedan probarse durante las fases de comisionado y puesta en marcha de las plantas de producción, que podría abarcar el periodo 2026-2027.

La actuación contará con un presupuesto estimado de 950 millones de euros, para el periodo 2022-2027.

### Actuación 6. Creación de líneas de pilotos de pruebas

El objetivo de esta actuación es construir líneas pilotos de pruebas de semiconductores en España para que tanto la comunidad científica como empresas de diseño y fabricantes puedan validar sus prototipos a lo largo de todas las fases de la cadena de valor de fabricación del microprocesador, cubriendo experimentación, pruebas, optimización de maquinaria, encapsulado o ensamblado, entre otros.

De esta manera, se conseguirá acelerar al máximo los tiempos entre las diferentes fases de I+D+i, diseño y fabricación de semiconductores al poder obtener un *feedback* rápido.

Las líneas piloto podrán ser nuevas o mejorar las existentes y deberán concebirse de manera que estén abiertas a la comunidad científica, de diseño y de fabricación, favoreciendo el acceso a pymes.

Además, deberán orientarse a las tecnologías más novedosas de fabricación, en línea con los Programas de trabajo de iniciativas europeas como la KTD JU o la futura Ley Europea de Chips (en particular, en su Pilar I).

La actuación contará con un presupuesto estimado de 300 millones de euros, para el periodo 2022-2027.

El instrumento de financiación elegido identificará aquellas iniciativas en las que exista mayor potencial en España y estén más alineadas con los intereses del PERTE. En particular, se hará un análisis de las líneas piloto más demandadas por las empresas de diseño y los equipos científicos para que puedan empezar a validar sus diseños cuanto antes.

### **Actuación 7. Creación una Red de educación, formación y capacitación en materia de semiconductores**

**El objetivo de esta medida es formar el capital humano y adquirir el conocimiento necesario para sustentar la creciente demanda nacional de la industria de semiconductores**, en línea con los intereses del PERTE y con vocación de permanencia a largo plazo.

Para conseguir este objetivo se proponen una serie de medidas que se describen a continuación:

**En primer lugar, se formará una Red nacional de educación, formación y capacitación en materia de semiconductores** a la que podrán adherirse las universidades, centros de investigación o empresas que sean referentes en el sector de los semiconductores.

Dicha Red, con el encaje institucional que se defina, dispondrá de un sistema de gobernanza eficaz y ágil, así como de los medios necesarios que le permitan desarrollar, entre otras, las siguientes funciones:

- Evaluar y cuantificar las carencias formativas y de capacitación en materia de semiconductores y poner en marcha medidas estructurales para dar cobertura a las necesidades de personal de la industria de semiconductores.
- Desarrollar las diferentes acciones formativas, de capacitación o de asesoramiento que requiera la industria, favorecer la transferencia de conocimiento y la creación de empresas.
- Poner en marcha una plataforma virtual que permita difundir conocimiento entre la comunidad de diseño, favoreciendo la cooperación entre empresas de diseño, la comunidad científica, los fabricantes de herramientas de diseño o proveedores de propiedad intelectual. De esta manera, se proporcionará acceso de manera no discriminatoria a diferentes librerías, herramientas de diseño innovadoras o prototipado virtual<sup>31</sup>.

31. Diseño 3D, arquitecturas de sistemas heterogéneas, fotónica integrada, IA o tecnologías cuánticas, entre otros.

- Dar acceso a empresas y la comunidad científica a las líneas piloto españolas, siguiendo un procedimiento transparente, ordenado y de manera coordinada con otros pilotos e instituciones de la UE.
- Concienciar a la industria y a otros agentes sobre la necesidad de fortalecer el sector de los semiconductores y apoyar con el conocimiento, experiencia y capacidades necesarias para impulsarla.
- Proporcionar información sobre instrumentos de apoyo público disponibles a empresas que se aproximen a la Red, en particular a pymes.
- Facilitar la transferencia de conocimiento y experiencia entre Estados miembros.

El desarrollo de esta actuación podrá tomar como referencia o complementar iniciativas existentes en la materia como LOCA<sup>32</sup>, la Red RISC-V<sup>33</sup>, Quantum Spain<sup>34</sup>, la ICT MicroNanoFabs<sup>35</sup>, así como los *Digital Innovation Hubs*.

**En segundo lugar, se desarrollará un procedimiento para designar candidatos a formar parte de la Red europea de centros de competencias en materia de semiconductores previstas por la Ley Europea de Chips.** El centro (o centros) elegido ejercerá como vínculo entre la Red europea y la Red nacional en los términos en los que se establezcan a nivel UE.

**La medida cuenta con un presupuesto estimado de 80 millones de euros en el periodo 2022-2027.**

### 3.3. TERCER EJE CONSTRUCCIÓN DE PLANTAS DE FABRICACIÓN EN ESPAÑA

#### Marco de referencia

Si bien España posee una capacidad científica bien posicionada en algunas tecnologías clave, es preciso incrementar la capacidad de producción nacional en el medio plazo para alinearse con los objetivos europeos de alcanzar un 20% de producción global de semiconductores en 2030.

**Por ello, este eje propone dos actuaciones para incrementar la capacidad de producción en España: una con el objetivo de fabricar en tecnología de vanguardia, en una escala por debajo de los 5 nm, y otra en la gama de prestaciones medias, por encima de los 5 nm.**

32. <https://www.bsc.es/es/noticias/noticias-del-bsc/el-bsc-anuncia-el-inicio-de-una-colaboraci%C3%B3n-global-para-desarrollar-arquitecturas-de-computaci%C3%B3n-de>

33. <https://www.bsc.es/es/noticias/noticias-del-bsc/se-crea-la-red-riscv-para-impulsar-el-desarrollo-de-hardware-de-c%C3%B3digo-abierto>

34. [https://portal.mineco.gob.es/es-es/comunicacion/Paginas/211026\\_np\\_cuantico.aspx](https://portal.mineco.gob.es/es-es/comunicacion/Paginas/211026_np_cuantico.aspx)

35. <https://micronanofabs.org/>

## Actuaciones

### Actuación 8. Disponer de capacidad de fabricación por debajo de los 5 nm

El objetivo de esta actuación es disponer de capacidad de producción a gran escala de semiconductores de vanguardia por debajo de los 5 nm en España, idealmente en modalidad *foundry*, o en alguna de sus integraciones<sup>36</sup>.

Como primera fase, se elaborará un estudio de viabilidad que analizará la oportunidad de desarrollo de la actuación en España y en el que se analizarán, entre otros, los siguientes aspectos:

- Los sectores que absorberían la producción, incluyendo mercados nacionales e internacionales.
- Tipos de microchips y tecnologías que tendrían mayor grado de éxito.
- Identificación de socios tecnológicos y potenciales inversores.
- Análisis detallado de la cadena de valor, incluyendo disponibilidad de minerales, químicos y otros suministros críticos en España.
- Determinar si sería viable, además de las fases de fabricación, integrar el diseño y comercialización.
- Cuantificación de las inversiones más viables, valorando necesidades económicas, técnicas y de personal.
- Análisis de riesgos, identificando, entre otras, limitaciones técnicas, financieras o de personal.
- Encaje con el marco de la Ley Europea de Chips de la UE.

En una segunda fase, pudiendo servirse de los resultados obtenidos en el estudio de viabilidad, se recabará el interés de los actores interesados que aportarán un plan de negocio con alto grado de detalle técnico y económico.

Una vez analizadas las propuestas que tengan un mayor encaje con los intereses del PERTE, se elegirá el instrumento de financiación más apropiado, compatible con la normativa de ayudas de estado de la Unión Europea.

**La actuación contará con un presupuesto estimado de 7.250 millones de euros para el periodo 2022-2027.**

Un proyecto de esta envergadura puede llevar hasta 3 años para la obtención de permisos, ingeniería y construcción (2022-2025), seguido de otros 2 años de comisionado y puesta en marcha (2026-2027). Idealmente, se tendría el objetivo de tener una planta en funcionamiento para finales de 2027, si bien los plazos pueden adaptarse a los proyectos elegidos.

36. *Front-end* (fabricación de obleas), *back-end* (encapsulado, ensamblado y testeo) o ambas.

### Actuación 9. Disponer de capacidad de fabricación por encima de los 5 nm

El objetivo de esta actuación es disponer de capacidad de producción en masa de semiconductores de prestaciones medias, por encima de los 5 nm en España, idealmente en modalidad *foundry*, o en alguna de sus integraciones.

Como fase previa, de manera conjunta con la actuación anterior, se realizará un estudio de viabilidad que determine qué tecnologías de fabricación de semiconductores de prestaciones medias presentan una mayor oportunidad de desarrollo en España.

Observando los resultados obtenidos, se recabará el interés de los actores interesados que aportarán un plan de negocio con alto grado de detalle técnico y económico.

Una vez analizadas las propuestas que tengan un mayor encaje con los intereses del PERTE, se elegirá el instrumento de financiación más apropiado, compatible con la normativa de ayudas de estado de la Unión Europea.

**La actuación contará con un presupuesto estimado de 2.100 millones de euros para el periodo 2022-2027.**

De manera análoga al caso anterior y con una planificación tentativa similar, idealmente se tendría el objetivo de tener una planta en funcionamiento a finales de 2027.

## 3.4. CUARTO EJE DINAMIZACIÓN DE LA INDUSTRIA DE FABRICACIÓN TIC ESPAÑOLA

### Marco de referencia

En los tres ejes anteriores se han definido una serie de medidas destinadas a intensificar las capacidades del conjunto de la cadena de valor de los semiconductores, desde las fases de I+D+i hasta el diseño y fabricación de microprocesadores.

No obstante, de manera complementaria, es preciso, en primer lugar, conocer la realidad y el nivel de integración de su cadena de valor, con el propósito de conocer sus fortalezas y los sectores con mayor efecto arrastre para poder diseñar políticas a medida, pero también los factores de vulnerabilidad que amenazan la sostenibilidad de la cadena de suministro, al objeto de anticipar futuras crisis de escasez de semiconductores.

**De esta manera, se elaborará un informe pormenorizado de las características del sector para tener un conocimiento actualizado de la realidad de los semiconductores en España.** El informe deberá incluir, entre otros, los siguientes puntos:

- **Características del sector:** comparativa con otros países del entorno y principales valores de facturación, empleo, procedencia de la inversión, exportaciones, gasto I+D, etc.
- **Mapa de recursos de I+D+i:** incluyendo universidades, instalaciones piloto y centros tecnológicos de referencia en el campo o personal experto de referencia.

- **Mapa de capacidad industrial:** diseño, fabricación, comercialización, fabricantes de equipos, suministros críticos, identificando empresas clave.
- **Listado de uso de semiconductores como input intermedio en la industria española:** por sector de uso, tipo de los semiconductores utilizados, país y empresa de procedencia.
- Identificación de cuellos de botella y carencias de producción en España.
- Análisis de riesgo de la cadena de suministro: Identificar factores que puedan alterar tanto la demanda como la oferta de semiconductores. Se tendrán en cuenta, entre otros, los factores de riesgo identificados por la Comisión Europea<sup>37</sup>.
- Otra información de interés.

En segundo lugar, de cara a mantener el dinamismo de la industria de semiconductores, es igualmente vital garantizar una demanda interna suficiente de una de sus industrias consumidoras naturales: la industria manufacturera TIC.

El sector de manufactura TIC es muy importador y arroja saldos comerciales desfavorables, especialmente en la parte de fabricación de ordenadores y equipos periféricos, equipos de telecomunicaciones o electrónica de consumo, con un alto grado de dependencia de Asia<sup>38</sup>.

La creación de nuevas capacidades de fabricación en nuestro país contribuiría a revertir esta tendencia importadora a la par que ejercería un importante efecto arrastre sobre el conjunto del sector.

Por último, es necesario mantener el pulso de la innovación en un sector que arroja altas tasas de creación de *startups*, pero que muchas veces no pueden escalar por falta de mercado, financiación u oportunidades en nuestro país, provocando la compra por capitales extranjeros o el cierre de empresas.

De esta manera, es imprescindible abordar esta dificultad mediante la creación de una figura de financiación equivalente al *Chips fund* europeo<sup>39</sup>, pero adaptado a las necesidades específicas de la industria española de semiconductores.

## Actuaciones

### Actuación 10. Esquema de incentivos a la industria manufacturera TIC

**El objetivo de esta actuación es fortalecer producción interna de la industria de fabricación de productos electrónicos (manufactura TIC) para que ejerza de sector tractor sobre la industria de los semiconductores y absorba parte de su produc-**

37. Recomendación (UE) 2022/210 sobre un conjunto de instrumentos comunes de la Unión para hacer frente a la escasez de semiconductores y un mecanismo de la Unión para el seguimiento del ecosistema de semiconductores.

38. ONTSI, 2021. *Informe Anual del sector TIC, los medios y los servicios audiovisuales en España 2020*.

39. La Ley Europea de Chips tiene previsto crear un fondo de chips para favorecer el acceso a la financiación de startups y empresas en crecimiento del sector de la microelectrónica que se gestiona por Invest EU del Banco Europeo de Inversiones (para la parte de préstamos y equity) y por el Consejo Europeo de Innovación (a través de su sistema de aceleradoras EIC Accelerator).

ción, ya sea mediante la instalación de nueva capacidad o mediante la mejora de la eficiencia y competitividad de instalaciones existentes.

El ámbito de aplicación de las actuaciones se extenderá a la industria manufacturera TIC<sup>40</sup> entendida en un sentido amplio, es decir, aquella que utiliza los microchips como input para la fabricación de equipos y sistemas electrónicos, equipos de telecomunicaciones, así como electrónica de consumo (ordenadores, tabletas, cámaras de fotos, etc.), pero, también, pudiendo enfocarse a la atracción de fabricación de sistemas complejos, que requieran un ecosistema de producción altamente integrado y sofisticado, como es el caso de los ordenadores personales.

**Esta actuación contará con un presupuesto de 200 millones de euros en el periodo 2022-2027.**

El instrumento de financiación elegido podrá incluir el diseño de un programa de ayudas integrado basado en una serie de medidas de impulso a la cadena de valor de la industria manufacturera de productos electrónicos, que cubriría una serie de líneas como:

- Línea de investigación, desarrollo e innovación: para proyectos de investigación industrial, desarrollo experimental y proyectos de innovación en materia de organización y procesos. En esta línea tendría especial relevancia la automatización de las líneas de producción.
- Línea de innovación en sostenibilidad: para inversiones que permitan a la entidad incrementar el nivel de protección del medio ambiente derivado de sus actividades superando las normas de la Unión Europea o en ausencia de éstas.
- Línea de innovación en eficiencia energética: Para inversiones con carácter innovador en medidas de ahorro energético o eficiencia energética. Se considerarán aquellas inversiones destinadas a mejoras que permitan lograr un nivel más elevado de eficiencia energética en los procesos de producción de la entidad.
- Línea de ayudas regionales a la inversión. En zonas asistidas que cumplan las condiciones establecidas en mapa de intensidad de ayudas regionales 2022-2027 para España<sup>41</sup>.

Además, la financiación de los proyectos de mayor volumen de inversión, podrá requerir la utilización de una línea específica de incentivos regionales, independiente del programa de ayudas integrado, en las que se recabarían las necesidades específicas de financiación del sector a través de una Manifestación de Interés.

40. CNAE 26, pudiendo valorarse la inclusión de otras actividades que están en línea con los intereses del PERTE.

41. [https://ec.europa.eu/commission/presscorner/detail/es/ip\\_22\\_1763](https://ec.europa.eu/commission/presscorner/detail/es/ip_22_1763)



## Actuación 11. Creación de un fondo de chips

El objetivo de esta actuación es desplegar un instrumento para financiar *startups*, *scaleups* y otras pymes innovadoras del sector de los semiconductores español, ayudándolas a afianzar su posición en el mercado nacional y europeo de manera que se refuerce el tejido industrial de la industria de microelectrónica.

Utilizando la información del Informe sectorial y otros estudios, se identificarán las líneas tecnológicas que requieran apoyo estratégico: desde diseño, a fabricación, integración o fabricación de productos TIC, que estén en línea con los objetivos del PERTE

El fondo podrá contar con diferentes líneas de financiación como préstamos, participación en capital, subvenciones, capital riesgo u otro tipo de financiación adaptadas a las necesidades de la empresa.

En particular, podrá crearse en alguna de las entidades que ya gestionan fondos, como:

- Capital riesgo Invierte (CDTI)
- Capital Riesgo Fondo Next Tech de ICO-AXIS y SEDIA
- SEPIDES

Asimismo, se procurará un alineamiento con el *Chips fund* previsto por la Ley Europea de Chips.

La actuación cuenta con un presupuesto de 200 millones de euros para el periodo 2022-2027.

## 4. Gobernanza del PERTE

En este apartado se define el esquema de gobernanza para asegurar la coordinación, efectividad y coherencia de las medidas propuestas en el PERTE.

A continuación, se definen las diferentes estructuras de gobernanza:

### Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores

Esta unidad tiene la función de impulsar y coordinar todas las actuaciones del PERTE. Se constituye como una unidad de perfil directivo y técnico, con una estructura y nivel de representación que permitan asegurar el reconocimiento necesario para poder llevar a cabo una coordinación efectiva a nivel interno y externo que asegure un diálogo coherente y de alto nivel con la industria.

#### Funciones

A continuación, se detallan las funciones del **Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores** que desarrollará en coordinación con el resto de unidades administrativas competentes:

- a) Impulsar y coordinar el desarrollo de las diferentes actuaciones que se encuadran en el PERTE.
- b) Planificar las medidas del PERTE y coordinar la ejecución de las actuaciones que le correspondan a los órganos ministeriales.
- c) Establecer un diálogo permanente y estructurado con la industria nacional y extranjera para concretar las actuaciones del PERTE, con especial atención a la construcción de capacidad de fabricación y diseño. Todo ello en coordinación con las estructuras ya existentes en la administración.
- d) Valorar la viabilidad técnica y económica de las propuestas de construcción de plantas de fabricación en España. También las propuestas de constitución de *fables*.
- e) Elaborar y coordinar los procesos de notificación de ayuda de estado que se puedan desarrollar en el marco de la Ley Europea de Chips (“instalaciones de producción integradas” o “fundiciones abiertas de la UE”).
- f) Ayudar a la constitución de los consorcios europeos que se estimen necesarios para presentarse a proyectos del Pilar I Iniciativa chips para Europa.
- g) Elaborar y coordinar los procesos “*fast-track*” relativos a la planificación, construcción y operación de las plantas de fabricación de chips que se puedan establecer en la Ley Europea de Chips, llegando a actuar como Punto de Contacto

Único. A tal efecto, se establecerá un cauce de diálogo con las comunidades autónomas y los municipios en todo lo relativo a permisos, ambientales, urbanísticos, etc.

- h) Ejercer la representación en la gobernanza prevista de la Ley Europea de Chips, en particular en la *European Semiconductor Board*, o el *European Semiconductor Expert Group* (grupo transitorio), o en su caso asistir a la unidad que la ejerza.
- i) Ejercer la representación en la Alianza europea de procesadores y tecnologías de semiconductores, en la parte reservada al sector institucional, o en su caso asistir a la unidad que la ejerza.
- j) Otras actuaciones necesarias para la consecución de los objetivos del PERTE.

## Estructura

El Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores contará con la siguiente estructura:

- **Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores.** Se nombrará a una persona de reconocido prestigio y trayectoria en el sector de la microelectrónica y los semiconductores, idealmente que haya formado parte de una gran empresa, en puestos de responsabilidad, y con formación académica en la materia. Será la cara visible de la unidad y contará con el necesario respaldo institucional para coordinar la posición nacional para mantener un diálogo de alto nivel y con voz única con la industria.
- **Oficina técnica del Comisionado.** La Oficina técnica apoyará al Comisionado en el desarrollo de las funciones atribuidas al mismo y dispondrá del personal y los medios para el cumplimiento de los objetivos del PERTE. Contará con el apoyo tanto de los servicios comunes de la organización en la que se integre, así como del resto de los ministerios con responsabilidades de ejecución en el PERTE.

## Grupo de trabajo interministerial

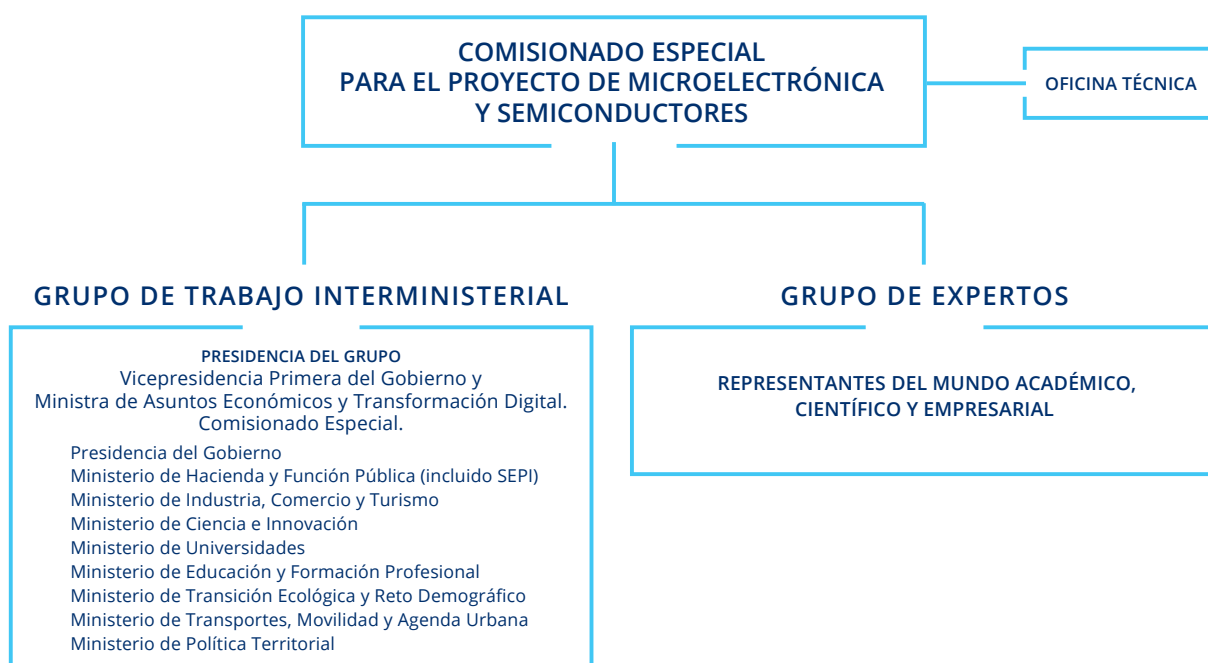
El Grupo de trabajo interministerial es el órgano decisorio y de coordinación, con representación de aquellos departamentos ministeriales con competencias relacionadas con las actuaciones desarrolladas por el PERTE Chip, con el objeto de hacer un seguimiento conjunto y operativo de los instrumentos de ejecución previstos.

**El Grupo de trabajo interministerial estará presidido por la Vicepresidenta Primera del Gobierno y Ministra de Asuntos Económicos y Transformación Digital, contando también con la participación del Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores.**

## Grupo de expertos

Se constituirá un Grupo de expertos como órgano asesor formado por diferentes personas expertas del mundo académico, científico o empresarial de referencia campo de los semiconductores<sup>42</sup>.

Dicho grupo de expertos proporcionará información y orientación estratégica **aprovechando** su conocimiento del sector con el fin de ayudar a la definición de las actuaciones del PERTE y maximizar su impacto, tanto en el ámbito de la I+D+i, como el diseño y la fabricación.



42. By way of reference, the conference on *Design of Circuits and Integrated Systems* (DCIS) gathers important leaders in the scientific community in this field. The same is true for integrated photonics in the *Photonic Integration Week*.

## 5. Instrumentos del PERTE

Las medidas previstas en el PERTE se implementarán a través de distintos instrumentos de gestión. Cada organismo implicado valorará los mismos y su adecuación al marco procedimental y la planificación temporal establecida.

En función de las necesidades, se realizarán los estudios, consultas o manifestaciones de interés u otras fórmulas que se consideren oportunas para delimitar el ámbito de actuación y los requisitos de las diferentes actuaciones, siguiendo las líneas directoras establecidas en este PERTE.

Podrán asimismo establecerse diferentes convenios de colaboración público-privada o a nivel interadministrativo si se estima necesario para la ejecución del PERTE, incluyendo eventuales participaciones en las JU o consorcios europeos.

En todo caso, las diferentes órdenes de bases, convocatorias, contratos, encargos y otros instrumentos financieros, se adecuarán al marco de ayudas de estado de la Unión Europea.

A título específico, se buscará un alineamiento con los objetivos y procedimientos de la Ley Europea de Chips.

En este sentido, las actuaciones en materia de I+D+i, de diseño, líneas piloto o el fondo de chips procurarán alinearse, o integrarse, en su caso, con los objetivos de la iniciativa Chips para Europa dentro del Pilar I, en particular con las acciones que desarrolle la prevista Chips JU y sus futuros programas de trabajo.

Por su parte, las actuaciones de incremento de capacidad de fabricación podrán adecuarse a lo establecido en los Pilares II y III de la Ley Europea de Chips, ajustándose, en su caso, a la figura de instalación “pionera en Europa” bajo la forma de “instalaciones de producción integradas”<sup>43</sup> o “fundiciones abiertas de la UE”, de manera que se incrementen las posibilidades de apoyo público o la agilidad de tramitación administrativa, pero también asignándose ciertos condicionantes relativos a la seguridad de suministro.

En cualquier caso, todas las referencias relativas a la Ley Europea de Chips podrán estar sujetas a cierto grado de variabilidad en la medida que avanza las negociaciones legislativas en las instituciones de la Unión Europea<sup>44</sup>. No obstante, cabe decir que la Comisión indica en la Comunicación “Una Ley de Chips para Europa” que se tendrán en cuenta los criterios del proyecto de Ley Europea de Chips para aquellas notificaciones iniciadas antes de que se adopte el reglamento por el Parlamento y el Consejo, a esperas de que se le reconozca formalmente una vez entre en vigor<sup>45</sup>.

43. Las actuaciones de diseño podrían combinarse con las de fabricación, en este caso.

44. La Ley Europea de Chips es todavía una propuesta legislativa y actualmente se encuentra en fase de negociación. [https://oeil.secure.europarl.europa.eu/oeil/popups/ficheprocedure.do?reference=2022/0032\(COD\)&l=en](https://oeil.secure.europarl.europa.eu/oeil/popups/ficheprocedure.do?reference=2022/0032(COD)&l=en)

45. COM(2022) 45 A chips Act for Europe. “For projects for which State aid is notified before the proposed Chips Act is adopted, the Commission will take into account their compliance with the criteria for Open EU Foundries and Integrated Production Facilities as set out in the proposed Chips Act with the expectation that such projects would apply for formal recognition once the Chips Act enters into force.”

Adicionalmente, como se ha mencionado anteriormente, los instrumentos de ejecución estarán sujetos a cierto grado de flexibilidad que permita orientar esas actuaciones conforme avanza el proyecto, dentro de los márgenes razonables de incertidumbre tecnológica.

Por último, se seguirá la normativa aplicable del Mecanismo de Recuperación y Resiliencia, sus directrices<sup>46</sup>, así como lo dispuesto en el Plan de Recuperación, Transformación y Resiliencia y el Real Decreto-ley 36/2020.

46. SWD(2021) 12 final. [https://ec.europa.eu/info/sites/default/files/document\\_travail\\_service\\_part1\\_v2\\_en.pdf](https://ec.europa.eu/info/sites/default/files/document_travail_service_part1_v2_en.pdf)

## 6. Presupuesto y ejecución

El PERTE Chip cuenta con una inversión total de 12.250 millones de euros que se ejecuta a través de diferentes organismos e instrumentos financieros. En los siguientes apartados se proporciona información sobre la ejecución de las actuaciones, así como su distribución plurianual.

La principal fuente de financiación de este PERTE provendrá de la futura Adenda al Plan de Recuperación y podrá estar sujeta a cierto grado de variabilidad, condicionada lo que se disponga en la aprobación final de la Comisión.

### 6.1. Presupuesto desgregado

EJES Y ACTUACIONES	EJECUCIÓN*	FINANCIACIÓN	NATURALEZA	INSTRUMENTOS	M€
<b>EJE I. REFUERZO DE LA CAPACIDAD CIENTÍFICA</b>					<b>1.165</b>
ACTUACIÓN 1. Desarrollo de I+D+i sobre microprocesadores de vanguardia y de arquitecturas alternativas	MCINN, MINECO	Adenda al Plan de Recuperación	Transferencia (subvención)	Subvención	475
ACTUACIÓN 2. Desarrollo de I+D+i en fotónica integrada	MCINN, MINECO	Adenda al Plan de Recuperación	Transferencia (subvención)	Subvención	150
ACTUACIÓN 3. Desarrollo de I+D+i en desarrollo de chips cuánticos	MINECO-SEDIA	Adenda al Plan de Recuperación	Transferencia (subvención)	Subvención o préstamo	40
ACTUACIÓN 4. Línea de financiación al IPCEI de Microelectrónica y Tecnologías de la Comunicación (IPCEI ME-TC)	MINCOTUR, MINECO	C12.I2 - C15.I5 Adenda al Plan de Recuperación	Transferencia (subvención)	Subvención	500
<b>EJE II. ESTRATEGIA DE DISEÑO</b>					<b>1.330</b>
ACTUACIÓN 5. Creación de empresas <i>fabless</i> de diseño de microprocesadores de vanguardia de arquitecturas alternativas	MINECO, MINCOTUR, COMISIONADO	Adenda al Plan de Recuperación	Transferencia (subvención)	Contrato o encargo, MDI, aportación de capital	950
ACTUACIÓN 6. Creación de líneas de pilotos de pruebas	MINECO, MINCOTUR, COMISIONADO	Adenda al Plan de Recuperación	Transferencia (subvención)	Subvención	300
ACTUACIÓN 7. Creación una Red de educación, formación y capacitación en materia de semiconductores	MCINN, MINECO, UNIVERSIDADES, EDUCACIÓN	Adenda al Plan de Recuperación	Transferencia (subvención)	Convenio, encargo, subvención, otros	80
<b>EJE III. CONSTRUCCIÓN DE PLANTAS DE FABRICACIÓN EN ESPAÑA**</b>					<b>9.350</b>
ACTUACIÓN 8. Disponer de capacidad de fabricación por debajo de los 5 nm	COMISIONADO, G. INTERMINISTERIAL	Adenda al Plan de Recuperación	Aportación de capital	Contrato o encargo, MDI, aportación de capital	7.250
ACTUACIÓN 9. Disponer de capacidad de fabricación por encima de los 5 nm	COMISIONADO, G. INTERMINISTERIAL	Adenda al Plan de Recuperación	Aportación de capital	Contrato o encargo, MDI, aportación de capital	2.100
<b>EJE IV. DINAMIZACIÓN DE LA INDUSTRIA DE FABRICACIÓN TIC ESPAÑOLA</b>					<b>400</b>
ACTUACIÓN 10. Esquema de incentivos a la industria manufacturera TIC***	MINCOTUR	Adenda al Plan de Recuperación	Transferencia (subvención)	Subvención o préstamos (orden de bases)	200
ACTUACIÓN 11. Creación de un fondo de chips	MCINN, MINECO, COMISIONADO	Adenda al Plan de Recuperación	Aportación de capital		200
<b>GOBERNANZA</b>					<b>5</b>
Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores	MINECO	Adenda al Plan de Recuperación	Capítulo 8		5
<b>INVERSIÓN PÚBLICA TOTAL</b>					<b>12.250</b>

\* **MCINN**: Ministerio de Ciencia e Innovación. **MINECO**: Ministerio de Asuntos Económicos y Transformación Digital. **SEDIA**: Secretaría de Estado de Digitalización e Inteligencia Artificial. **MINCOTUR**: Ministerio de Industria, Comercio y Turismo. **COMISIONADO**: Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores. **UNIVERSIDADES**: Ministerio de Universidades. **EDUCACIÓN**: Ministerio de Educación y Formación Profesional. **G. INTERMINISTERIAL**: Grupo de Trabajo Interministerial.

\*\* En este eje se ha considerado la necesidad de reservar un 1% del presupuesto total para la realización de actuaciones relacionadas con la gestión de los proyectos tales como estudios de viabilidad, informes, asesorías jurídicas, estudios de financiación, evaluaciones de impacto, selección de terrenos y otros.

\*\*\* Esta actuación podrá complementarse en función de las necesidades con una línea de incentivos regionales *ad hoc* (ley 50/85).



## 6.2. Distribución presupuestaria plurianual

EJES Y ACTUACIONES	2022	2023	2024	2025	2026	2027	M€
<b>EJE I. REFUERZO DE LA CAPACIDAD CIENTÍFICA</b>	<b>250</b>	<b>340</b>	<b>285</b>	<b>170</b>	<b>120</b>		<b>1.165</b>
ACTUACIÓN 1. Desarrollo de I+D+i sobre microprocesadores de vanguardia y de arquitecturas alternativas		115	130	140	90		475
ACTUACIÓN 2. Desarrollo de I+D+i en fotónica integrada		55	35	30	30		150
ACTUACIÓN 3. Desarrollo de I+D+i en desarrollo de chips cuánticos		20	20				40
ACTUACIÓN 4. Línea de financiación al IPCEI de Microelectrónica y Tecnologías de la Comunicación (IPCEI ME-TC)	250	150	100				500
<b>EJE II. ESTRATEGIA DE DISEÑO</b>		<b>230</b>	<b>350</b>	<b>400</b>	<b>350</b>		<b>1.330</b>
ACTUACIÓN 5. Creación de empresas <i>fabless</i> de diseño de microprocesadores de vanguardia de arquitecturas alternativas		150	250	300	250		950
ACTUACIÓN 6. Creación de líneas de pilotos de pruebas		60	80	80	80		300
ACTUACIÓN 7. Creación una Red de educación, formación y capacitación en materia de semiconductores		20	20	20	20		80
<b>EJE III. CONSTRUCCIÓN DE PLANTAS DE FABRICACIÓN EN ESPAÑA</b>		<b>684</b>	<b>1.596</b>	<b>2.509</b>	<b>3.421</b>	<b>1.140</b>	<b>9.350</b>
ACTUACIÓN 8. Disponer de capacidad de fabricación por debajo de los 5 nm		530	1.238	1.945	2.652	884	7.250
ACTUACIÓN 9. Disponer de capacidad de fabricación por encima de los 5 nm		154	359	563	768	256	2.100
<b>EJE IV. DINAMIZACIÓN DE LA INDUSTRIA DE FABRICACIÓN TIC ESPAÑOLA</b>		<b>130</b>	<b>110</b>	<b>90</b>	<b>70</b>		<b>400</b>
ACTUACIÓN 10. Esquema de incentivos a la industria manufacturera TIC		80	60	40	20		200
ACTUACIÓN 11. Creación de un fondo de chips		50	50	50	50		200
<b>GOBERNANZA</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>0,5</b>	<b>0,5</b>	<b>5</b>
Comisionado Especial para el Proyecto de Microelectrónica y Semiconductores	1	1	1	1	0,5	0,5	5
<b>INVERSIÓN PÚBLICA TOTAL</b>							<b>12.250</b>

## 7. Requisitos de la iniciativa

### 7.1. Requisitos del Plan de Recuperación

El PERTE de microelectrónica y semiconductores (PERTE Chip) cumple con los objetivos del Mecanismo de Recuperación y Resiliencia establecidos en el artículo 3 del Reglamento (UE) 2021/241 del Parlamento Europeo y del Consejo de 12 de febrero de 2021 por el que se establece el Mecanismo de Recuperación y Resiliencia (Reglamento MRR).

En el presente apartado se verifica la contribución global del PERTE a los seis pilares establecidos para el Plan de Recuperación, Transformación y Resiliencia. Además, el PERTE no causa un perjuicio significativo (*“Do not significant harm”*), uno de los principios horizontales que afectan a todos los fondos del Mecanismo de Recuperación y Resiliencia.

#### 7.1.1. Contribución a la transición ecológica

El PERTE Chip aborda desde una perspectiva integral toda la cadena de valor de los semiconductores, la microelectrónica y la manufactura TIC para lograr una mayor eficiencia en sus procesos y así contribuir a la transición ecológica de la economía mediante el uso de tecnologías y servicios digitales más sostenibles.

El semiconductor, como habilitador fundamental de la digitalización, resulta esencial para la transición ecológica y la consecución de los objetivos de energía y clima, jugando un papel decisivo en la senda hacia la neutralidad climática, como así se recoge en Marco Estratégico de Energía y Clima, compuesto por diversos elementos estratégicos y legislativos como son la Ley 7/2021, de 20 de mayo, de Cambio Climático y Transición Energética, el Plan Nacional Integrado de Energía y Clima (PNIEC) 2021-2030, la Estrategia de Transición Justa, y la Estrategia de Descarbonización a Largo Plazo 2050.”

Este carácter de habilitador natural de la neutralidad climática se ve también reflejado por el hecho de que esta actividad no esté incluida en el Régimen de Comercio de Derechos de Emisión.

En todo caso, los diferentes trámites que pudieran derivarse del principio “No causar un perjuicio significativo” (DNSH) se entenderán aplicables a las actividades de fabricación y manufactura TIC incluidas en este PERTE y buscando un alineamiento con las condiciones que ese establezcan en la Ley Europea de Chips.

Una vez considerado todo lo anterior, se procede a detallar el cumplimiento del principio DNSH:

## Principio “No causar un perjuicio significativo”

En cumplimiento de lo dispuesto en el Plan de Recuperación, en el Reglamento (UE) 2021/241 del Parlamento Europeo y del Consejo, de 12 de febrero de 2021, por el que se establece el Mecanismo de Recuperación y Resiliencia, y su normativa de desarrollo, en particular la Comunicación de la Comisión Guía técnica (2021/C 58/01) sobre la aplicación del principio de «no causar un perjuicio significativo», así como de lo requerido en la Decisión de Ejecución del Consejo relativa a la aprobación de la evaluación del Plan de Recuperación, Transformación y Resiliencia de España (CID) y su documento Anexo, todas las actuaciones que se lleven a cabo en cumplimiento del presente PERTE que se financien con cargo al Mecanismo de Recuperación y Resiliencia deben respetar el principio de no causar un perjuicio significativo al medioambiente. Ello incluye el cumplimiento de las condiciones específicas asignadas, en su caso, en las medidas en las que se enmarcan las actuaciones y especialmente las recogidas en el documento de cada Componente del Plan, en el Anexo a la CID y en el Anexo I del OA.

Los requisitos que deben cumplirse para que el proyecto se alinee con el principio europeo “*Do not significant harm*” son los que siguen:

### Mitigación del cambio climático

El proyecto no da lugar a considerables emisiones de gases de efecto invernadero por los siguientes motivos:

En primer lugar, se trata de una actividad que, al estar alineada con la Ley Europea de Chips, tiene el objetivo de diseñar y producir chips de vanguardia, con altas prestaciones y de alta eficiencia energética en su procesado.

Con este planteamiento, incluso en caso de que se construyan *foundries* de tecnologías más maduras, se contribuirá igualmente a la disminución de los gases de efecto invernadero en términos globales, por un lado, por el hecho de tener que cumplir con la normativa medioambiental de la UE, que es mucho más exigente en comparación con la que existe en los países donde se produce actualmente, y, por otro lado, por reducirse considerablemente las necesidades de transporte entre cada una de las etapas de fabricación y su posterior traslado a Europa<sup>47</sup>.

Por otra parte, el hecho de que los chips diseñados tengan el objetivo de utilizar arquitecturas alternativas, como las de conjuntos reducidos de instrucciones y con una concepción abierta (RISC-V) hace que se incremente no solo su eficiencia, sino

47. A modo de ejemplo, en el proceso de fabricación de un *smartphone*, se fabrican las obleas en Taiwán, se produce el cortado en dados, pruebas y encapsulado en Malasia, se integra el chip junto con otros componentes electrónicos del *smartphone* en China y se traslada de vuelta a occidente para su comercialización física, todo ello mediante transporte marítimo, tradicionalmente contaminante. Si se relocaliza la fabricación a Europa, se reducirían tanto las necesidades de transporte como los medios utilizados, pudiendo optar por traslado por carretera usando combustibles alternativos o transportes más eficientes como el tren de mercancías. Fuente. Abril 2021, “*Strengthening the semiconductor supply chain in an uncertain era*”, Boston Consulting and SIA (Semiconductor Industry Association). [https://www.semiconductors.org/wp-content/uploads/2021/05/BCG-x-SIA-Strengthening-the-Global-Semiconductor-Value-Chain-April-2021\\_1.pdf](https://www.semiconductors.org/wp-content/uploads/2021/05/BCG-x-SIA-Strengthening-the-Global-Semiconductor-Value-Chain-April-2021_1.pdf)

su posibilidades de uso como procesador de propósito general, ampliando así la transversalidad de sus sectores de destino como pueden ser los centros de datos, las redes de telecomunicaciones, la Inteligencia Artificial o el vehículo eléctrico y conectado, redundando en última instancia en una mayor optimización de procesamiento de datos y disminuyendo, por tanto, el consumo energético. Esto es igualmente replicable a tecnologías de medio y largo plazo como la fotónica integrada o los chips cuánticos, que posibilitarán una mayor capacidad de computación mediante procesos más eficientes.

En el mismo sentido, se cita la contribución directa a los objetivos del Paquete “Objetivo 55” que se centra en promover vehículos más limpios y combustibles más limpios en cumplimiento de los objetivos climáticos para 2030 en el camino a la neutralidad climática<sup>48</sup>. Se señala que este PERTE contribuirá de forma directa a la utilización de diseño y microprocesadores más eficientes que podrán utilizarse en el vehículo eléctrico y conectado, tanto en su propio subsistema de instrumentación y de conectividad como en las redes 5G que posibilitarán su despliegue masivo.

Por último, en el ámbito del diseño y la instalación de pilotos de pruebas, el PERTE tiene el objetivo de desarrollar el uso de técnicas que permitan diseños de bajo consumo y más eficiente mediante procesos de fabricación avanzados como el diseño 3D, o las arquitecturas de sistemas heterogéneos. La plataforma de diseño abierta a la comunidad científica y el despliegue de nuevos pilotos permitirá fabricar y validar los primeros prototipos de chips en suelo nacional o europeo, sin necesidad de recurrir a las líneas de pruebas de las *foundries* localizadas en Asia. Todo ello reduce los costes de validación, disminuye los tiempos entre fases de diseño, especialmente para la pyme, y acelera de manera generalizada la innovación en el diseño de microchips.

### Adaptación al cambio climático

Al objeto de determinar si las actuaciones del PERTE Chip dan lugar a un aumento de los efectos adversos de las condiciones climáticas actuales y de las previstas en el futuro, sobre sí misma o en las personas, la naturaleza o los activos, se realizará una evaluación de las vulnerabilidades y riesgos climáticos físicos de la actividad, la cuantificación de su impacto y las posibles soluciones de adaptación para afrontarlos, de conformidad con los principios y requisitos establecidos en el Reglamento Delegado de Taxonomía para los objetivos climáticos. Esta evaluación será coherente con la escala de la actividad, su duración prevista y sus posibles impactos.

### El uso sostenible y la protección de los recursos hídricos y marinos

Se determinarán y afrontarán los riesgos de degradación medioambiental relacionados con la preservación de la calidad del agua y la prevención del estrés hídrico con el

48. COM/2021/550 final. Comunicación de la Comisión al Parlamento Europeo, al Consejo, al Comité Económico y Social Europeo y al Comité de las Regiones «Objetivo 55»: cumplimiento del objetivo climático de la UE para 2030 en el camino hacia la neutralidad climática.

objetivo de lograr un buen estado ecológico y un buen potencial ecológico de las aguas, tal como se definen en el artículo 2, puntos 22 y 23, del Reglamento (UE) 2020/852, de conformidad con la Directiva 2000/60/CE del Parlamento Europeo y del Consejo (Directiva Marco del Agua), y se elaborará un plan de gestión del uso y protección del agua para la masa o masas de agua potencialmente afectadas, en consulta con las partes interesadas pertinentes.

Si se hubiera llevado a cabo un análisis de impacto ambiental según la Ley 21/2013, de 9 de diciembre, de evaluación ambiental que incluyese un análisis del impacto sobre el agua según la Directiva Marco del Agua, no se requerirá ningún análisis adicional, siempre que se hayan abordado los riesgos identificados.

### **Transición a una economía circular, incluidos la prevención y el reciclaje de residuos**

De cara a garantizar que las actuaciones del PERTE contribuyen a la transición hacia una economía circular, se seguirán los criterios del Reglamento Delegado de Taxonomía para los objetivos climáticos, en particular, pudiendo buscar una adecuación a las tecnologías facilitadoras descritas en el punto 3.6 del anexo como “Fabricación de otras tecnologías hipocarbónicas”, además de seguirse otros criterios genéricos recogidos en dicho reglamento delegado que fueran de aplicación.

A este respecto, se citan algunos aspectos del PERTE Chip que contribuyen de manera directa a la circularidad de la economía, como, por ejemplo, las tecnologías avanzadas de encapsulado y ensamblado de microprocesadores, las mejoras de eficiencia por el uso de arquitecturas más ligeras o la utilización de otras técnicas novedosas de diseño de chips mencionadas a lo largo de la memoria.

Por último, la iniciativa también está en línea con el Plan de Economía Circular, que identifica la electrónica y las TIC como una cadena de valor clave en la que mejorar sus diseños para adoptar criterios de eficiencia energética y de durabilidad, reparabilidad, actualizabilidad, mantenimiento, reutilización y reciclado, en virtud de la Directiva de Ecodiseño<sup>49</sup>.

### **Prevención y el control de la contaminación**

El PERTE Chip tiene un marcado carácter habilitador de la transición ecológica y no se prevé que dé a un aumento significativo de las emisiones de contaminantes a la atmósfera, el agua o el suelo.

No obstante, podrán seguirse los criterios genéricos relativos al principio de no causar un perjuicio significativo a la prevención y el control de la contaminación en relación con el uso y la presencia de productos químicos, que se establecen en el Apéndice C del Anexo I del Reglamento Delegado de Taxonomía para los objetivos climáticos.

49. COM(2020) 98 final, 11.03.2020.

## Protección y restauración de la biodiversidad y los ecosistemas

Se asegurará que las instalaciones de fabricación no afecten negativamente a la biodiversidad y los ecosistemas. De esta manera, cuando sea preceptivo y atendiendo a los criterios que establezca la Ley Europea de Chips, se realizará la evaluación de impacto ambiental, de acuerdo con lo establecido en la Ley 21/2013, de 9 de diciembre, de evaluación ambiental.

Analizados los seis principios del DNSH, de manera general, cada actuación asociada al desarrollo del PERTE recogerá de forma explícita los condicionantes DNSH específicos que procedan, de acuerdo a la documentación del Componente donde se integre, así como aquellos tomados de la CID y en el anexo I del OA para la inversión o reforma correspondiente, en su caso.

### 7.1.2. Contribución a la transición digital

Como se ha señalado a lo largo de la memoria, el semiconductor es el elemento constitutivo básico y primigenio de la digitalización de nuestra sociedad, por ello, el PERTE Chip, contribuye de forma inequívoca a la transición digital de manera agregada.

Cabe, no obstante, resaltar, el alineamiento claro con el conjunto de políticas digitales de la UE, como la Comunicación sobre la Década Digital, donde se establecen los cuatro objetivos estratégicos de digitalización de la UE, o la propuesta de Decisión por la que se establece el programa de política «Itinerario hacia la Década Digital» para 2030, que, junto con la Ley Europea de Chips, establecerá los medios para alcanzarlos.

En el plano nacional, el PERTE Chip contribuye al cumplimiento de los objetivos de España Digital 2025, así como al desarrollo de todos sus planes estratégicos.

Finalmente, generará un efecto multiplicador de todas las acciones de digitalización de los diferentes componentes del Plan de Recuperación, Transformación y Resiliencia.

### 7.1.3. Contribución a la cohesión social y territorial (impacto sobre el territorio)

Dado el carácter transversal e integrado de las actuaciones del PERTE, este contribuirá a la cohesión social al favorecer el despliegue de los servicios digitales, de manera generalizada.

En un plano más concreto, el PERTE está alineado con los elementos clave de la política de Gobierno, de tener un efecto agregado y distribuido sobre territorio.

A este respecto, cabe mencionar que España cuenta con una cadena de valor de los semiconductores distribuida a lo largo del país, más allá de los polos tecnológicos de referencia. Esta característica sirve de cautela para asegurar un impacto proporcionado a lo largo de toda la geografía. Además, estos efectos se ven ampliados por sus sectores tractores, en particular el sector de automoción y la industria de componentes, cuyas instalaciones se encuentran distribuidas a lo largo de la geografía española.

#### 7.1.4. Contribución a la igualdad de género

El PERTE contribuye a las políticas de igualdad de género al actuar como dinamizador de la oferta laboral a largo plazo de perfiles técnicos, en concreto de las ramas STEM. De acuerdo con los datos de del Observatorio Nacional de las Telecomunicaciones y de la Sociedad de la Información (ONTSI), el número de mujeres empleadas en el sector TICC aumenta en términos absolutos<sup>50</sup>.

#### 7.1.5. Contribución a otros principios horizontales

Por último, el PERTE Chip cumple con los demás principios horizontales del Mecanismo de Recuperación y Resiliencia y del Plan de Recuperación, incluyendo el cumplimiento de la normativa de ayudas de estado, la prevención de fraude y de conflictos de interés, la prevención de la doble financiación con fondos europeos o no financiar gasto recurrente.

Los instrumentos de ejecución que se dispongan incorporarán medidas oportunas para cumplir con lo anteriormente dicho.

### 7.2. Cumplimiento de los requisitos del RDL 36/2020

Por todas las razones expuestas a lo largo de esta memoria descriptiva, el PERTE Chip se enmarca de forma clara dentro de las prioridades previstas en el Plan de Recuperación, Transformación y Resiliencia y cumple todos los criterios para ser declarado como un Proyecto Estratégico para la Recuperación y Transformación Económica (PERTE), en virtud del Real Decreto-Ley 36/2020:

***1. Representa una importante contribución al crecimiento económico, a la creación de empleo y a la competitividad de la industria y la economía española, habida cuenta de sus efectos de arrastre positivos en el mercado interior y la sociedad.***

El PERTE propuesto está dirigido a la totalidad de la economía española, por el carácter transversal de sus actuaciones, pero tiene un impacto claro y directo en las actividades de Investigación, Desarrollo e Innovación y en el conjunto de la industria manufacturera.

Entre los sectores donde más impacto tendrá el PERTE, se puede destacar la industria de automoción, una de las más estratégicas y con mayor efecto arrastre sobre el agregado de la economía, que emplea a más de 2,5 millones de personas (entre empleo directo e indirecto), con un importante peso en el PIB nacional y con empresas repartidas a lo largo de todo el territorio español<sup>51</sup>.

No obstante, el sector que donde se producirán los cambios más disruptivos es el de la industria manufacturera TIC, en el cual se dispondrá, de nuevo, de capacidad

50. Distribución del número de empleados por género en el sector TICC (2018) <https://www.ontsi.es/sites/ontsi/files/2019-12/InformeAnualSectorTICC2019.pdf>

51. PERTE VEC <https://www.mincotur.gob.es/es-es/recuperacion-transformacion-resiliencia/perte/memoria-descriptiva-per-te-vec.pdf>



de fabricación de semiconductores a escala comercial. Este fenómeno, supondrá un revulsivo en el conjunto de la cadena de valor nacional del semiconductor, generando efectos intersectoriales positivos tanto en proveedores de materias primas o de equipamiento especializado, como en los sectores consumidores directos como los de fabricación de equipos electrónicos, automoción, telecomunicaciones y otros bienes de corte tecnológico.

***2. Permite combinar conocimientos, experiencia, recursos financieros y actores económicos, con el fin de remediar importantes deficiencias del mercado o sistémicas y retos sociales a los que no se podría hacer frente de otra manera.***

Actualmente, España, y la Unión Europea, se encuentran en un proceso de transformación estratégica para la consecución de una economía más ecológica, digitalizada y resiliente. Sin embargo, el sector de los semiconductores es un sector complejo en el que existen distintas deficiencias de mercado como las altas barreras de entrada, la concentración geográfica, o la inelasticidad de la oferta que son capaces de provocar acusadas crisis de desabastecimiento que lastran la competitividad de la UE.

Esta circunstancia hace que un cambio de modelo productivo esta industria tan singular no esté exento de riesgos, por lo que difícilmente se llevaría a cabo sin el apoyo decidido de los gobiernos. De esta manera, el proyecto planteado pretende resolver estas deficiencias del mercado, ofreciendo al sector el entorno adecuado para que, partiendo de las fortalezas del sector y colaborando entre todos sus agentes, se logren acometer las importantes inversiones y proyectos transformadores en la totalidad de la cadena de valor de la industria de la microelectrónica y semiconductores.

***3. Tiene un importante carácter innovador y aporta un importante valor añadido en términos de I+D+i, por ejemplo, posibilitando el desarrollo de nuevos productos, servicios o procesos de producción.***

El PERTE Chip se fundamenta en el marcado carácter innovador de sus actuaciones, partiendo de un primer eje dedicado en exclusiva a la I+D+i, seguido de un segundo eje que capitaliza los logros científicos para impulsar empresas innovadoras de diseño de microchips, continuando con un ambicioso tercer eje para materializar estos avances en la fabricación concreta de semiconductores de altas prestaciones, de manera pionera en España.

El proyecto se completa con un cuarto eje que pretende mantener el pulso innovador característico del sector y que previsiblemente generará un efecto multiplicador en la actividad científica, puesto que la industria electrónica es una de las más intensivas en I+D y en innovación<sup>52</sup>.

52. Presentaciones Sectoriales 2021 (MINCOTUR). <https://www.mincotur.gob.es/es-es/IndicadoresyEstadisticas/Presen-taciones%20sectoriales/00.%20Total%20Industria.pdf>

**4. Es importante cuantitativa o cualitativamente, con un tamaño o un alcance particularmente grandes, y supone un nivel de riesgo tecnológico o financiero muy elevado.**

Este PERTE Chip constituye un cambio de paradigma para el sector de la microelectrónica y semiconductores español que solo es posible mediante la movilización coordinada de importantes inversiones en el plano de la I+D+i, el diseño o la fabricación.

Como se ha referido a lo largo de la memoria, el tamaño de las inversiones para construir una *foundry* de tecnología puntera puede superar los 15.000 millones de euros. Este volumen de capital comporta un riesgo tecnológico y financiero muy elevado, por lo que es imprescindible el acompañamiento y el apoyo de la administración lo largo de todo el proceso inversor.

**5. Favorece la integración y el crecimiento de las pequeñas y medianas empresas, así como el impulso de entornos colaborativos.**

La cooperación es uno de los principios inspiradores del PERTE y es un medio esencial para lograr sus objetivos. Las actuaciones planteadas no serán posibles sin la cooperación entre empresas, centros de investigación y otros agentes de la industria.

Además, el PERTE prevé específicamente la creación de un entorno de colaboración en el que las pequeñas y medianas empresas puedan tener acceso y compartir recursos para impulsar su competitividad, aparte de designar una dotación específica para reforzar el ecosistema emprendedor del sector mediante el fondo de chips.

**6. Contribuye de forma concreta, clara e identificable a uno o más objetivos del Plan de Recuperación, Transformación y Resiliencia de la Economía Española, en particular en lo que se refiere a los objetivos marcados a nivel europeo en relación con el Instrumento Europeo de Recuperación.**

El PERTE Chip contribuye de manera concreta a varios de los objetivos generales que se definen en el Plan de Recuperación, Transformación y Resiliencia, donde se destacan:

- **Impulso a la transformación digital**, objetivo al que se contribuye inequívocamente por la característica propia del semiconductor.
- **Crecimiento inteligente, sostenible e inclusivo, incluyendo la cohesión económica, el empleo, la productividad, la competitividad, investigación, desarrollo e innovación y buen funcionamiento del mercado interior con pymes sólidas.** El grupo de actuaciones del PERTE Chip están destinadas a instalar un crecimiento estructural, sostenible, innovador y duradero de la industria de microelectrónica y semiconductores que ayude a la consolidación de un ecosistema de grandes empresas y pymes altamente competitivo.

A título específico, este PERTE Chip contribuye a los hitos CID 184,185 y 186 del C12.I2 y los hitos CID 241 y 242 del C15.I5.

### *7. Finalmente destacar que este PERTE no distorsiona la competencia efectiva en los mercados.*

Las actuaciones incluidas en este PERTE Chip no distorsionan la competencia efectiva en los mercados. El diseño y funcionamiento de las actuaciones se guiará por los principios de transparencia y no discriminación, promoviendo la participación de todos los agentes económicos que tengan interés en participar y que cumplan los requisitos que se establezcan en cada uno de los instrumentos de apoyo.

A estos efectos, el diseño de los instrumentos prestará especial atención al cumplimiento tanto de la normativa en materia de ayudas de Estado como de lo dispuesto en el artículo 101 del Tratado de Funcionamiento de la Unión Europea y en la Ley 15/2007, de 3 de julio, de Defensa de la Competencia en relación con los acuerdos anticompetitivos.

Específicamente, las líneas de apoyo a la fabricación o el diseño podrán notificarse como ayuda de estado a efectos de su declaración de compatibilidad conforme al artículo 107.3 del Tratado de Funcionamiento de la Unión Europea y, en particular, buscando un alineamiento con la Ley Europea de Chips. La concesión de cualquier apoyo conforme al mismo se supedita a la autorización expresa de la Comisión Europea.



**PERTE**  
**Chip**  
**Microelectrónica y**  
**Semiconductores**

#PlanDeRecuperación



Financiado por  
la Unión Europea  
NextGenerationEU



GOBIERNO  
DE ESPAÑA